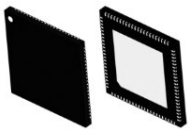
Два ядра CloudBEAR® BR-350 + ядро CloudBEAR BM-310, 256 КБ eFlash, 202 КБ SRAM (из них 170 КБ TCM), встроенный MicroPython, 10 таймеров, 3 АЦП, 23 комм. контроллера

Техническая спецификация

Характеристики



2 ядра CloudBEAR BR-350:

- Максимальная рабочая частота: 200 МГц
- Архитектура RISC-V
- Кэш инструкций L1 размером 32 КБ
- Производительность: 3,42 CoreMark/МГц (на одно ядро)
- ROM:
  - 64 КБ для ядра 0
  - 32 КБ для ядра 1
- Совместное использование памяти TCM 160 КБ
- Интерфейсы JTAG и TRACE

Ядро CloudBEAR BM-310:

- Максимальная рабочая частота: 100 МГц
- Архитектура RISC-V
- 16 КБ ROM
- TCM 10 КБ
- Интерфейс PIO для программной реализации внешних пользовательских интерфейсов
- Интерфейс JTAG

Память:

- 202 КБ SRAM (из них 170 КБ TCM)
- 256 КБ eFlash
- Максимальный объем прямо адресуемой внешней Flash памяти: 32 МБ (2x16 МБ в XIP режиме)

Периферийные модули и инфраструктура:

- 2 DMA контроллера
- Встроенный MicroPython
- 48 линий GPIO

Источник опорной частоты:

- Внешний генератор 25 МГц
- Внутренний генератор с частотой 12…32 МГц

Три 12-разрядных АЦП:

- 8 мультиплексируемых каналов с поддержкой дифференциальных входов
- Частота дискретизации: 1 Мвыб/с
- Встроенный датчик температуры

Таймеры:

- 4 таймера с 4 каналами ШИМ: 3 комплементарных + 1 одиночный (PWMA)
- 2 одноканальных таймера общего назначения (PWMG)
- 2 таймера TIM
- 2 сторожевых таймера WDT

Коммуникационные интерфейсы:

- USB 2.0 OTG + PHY (HS)
- 2 x CAN FD
- 8 x UART (2 с поддержкой RS-485)
- 4 x SPI (2 ведущих + 2 ведомых)
- 2 x QSPI
- 4 x I^2C
- 2 x I^2S

Питание:

- Входные напряжения:
  - 3,3 В
  - 1,7 В (опционально)
  - 1,2 В (опционально)
  - 1,0 В (опорное)
- Максимальный потребляемый ток домена питания VDDIO: 250 мА
- Максимальный потребляемый ток домена питания V1P2: 250 мА
- Вывод земли через exposed pad

Корпус QFN-88, 10x10 мм

Содержание

СПИСОК ИЛЛЮСТРАЦИЙ **5**

1 ВВЕДЕНИЕ **6**

2 ТЕХНИЧЕСКОЕ ОПИСАНИЕ **7**

3 ФУНКЦИОНАЛЬНОЕ ОПИСАНИЕ **10**

3.1 Ядра RISC-V 11

3.1.1 Ядра CloudBEAR BR-350 ..... *11*

3.1.2 Ядро CloudBEAR BM-310 ..... *11*

3.1.3 JTAG интерфейс *12*

3.1.4 Блок трассировки *12*

3.1.5 Блок обмена сообщениями Mailbox *13*

3.1.6 Прерывания *13*

3.2 Память 13

3.2.1 SRAM *13*

3.2.2 TCM *13*

3.2.3 eFlash *13*

3.2.4 QSPI Flash *13*

3.3 DMA контроллеры 14

3.4 Блок управляющих регистров CRU 14

3.5 Порты ввода/вывода 14

3.6 Коммуникационные интерфейсы 15

3.6.1 CAN FD *15*

3.6.2 UART *15*

3.6.3 SPI *16*

3.6.4 QSPI *16*

3.6.5 I^2C *17*

3.6.6 I^2S *17*

3.6.7 USB 2.0 OTG *17*

3.7 Таймеры 18

3.7.1 Таймер PWMA *18*

3.7.2 Таймер PWMG *19*

3.7.3 Таймер TIM *19*

3.7.4 Сторожевой таймер *19*

3.8 АЦП 20

3.9 Синхронизация и запуск 20

3.9.1 Сигналы синхронизации *20*

3.9.2 Мониторинг внешнего синхросигнала *21*

3.9.3 Конфигурационные выводы *21*

3.9.4 Начальная загрузка *22*

3.10 Встроенный MicroPython 23

3.11 Встроенный загрузчик 23

4 КАРТА ПАМЯТИ **24**

5 НАЗНАЧЕНИЕ ВЫВОДОВ И ИХ ОПИСАНИЕ **28**

5.1 Схема расположения выводов 28
5.2 Описание выводов 29
5.3 Альтернативные функции портов 36
6 ЭЛЕКТРИЧЕСКИЕ ХАРАКТЕРИСТИКИ 38
6.1 Схема питания 38
6.2 Запуск микроконтроллера 39
6.3 Абсолютные максимальные значения 39
6.4 Основные рабочие параметры 40
6.5 Параметры защиты от электростатического электричества 42
6.6 Характеристики портов ввода/вывода 43
6.6.1 Требования к входным сигналам 43
6.6.2 Параметры выходных сигналов 43
6.7 Требования к сигналам выводов NRESET 44
6.8 Характеристики внешнего источника опорной частоты 44
6.9 Характеристики PLL 45
6.10 Характеристики eFlash памяти 45
6.11 Характеристики коммуникационных интерфейсов 46
6.11.1 Характеристики I^2C 46
6.11.2 Характеристики USB 2.0 OTG 46
6.11.3 Характеристики АЦП 47
7 КОРПУС 49
7.1 Маркировка 49
7.2 Габаритные размеры 49
7.3 Посадочное место 50
7.4 Профиль пайки 51
7.5 Тепловые характеристики 52
8 УПАКОВКА 53
9 ПОДДЕРЖКА 54
9.1 Техническая документация 54
9.2 Baikal RISC-V SDK 54
9.3 Отладочные платы 54
ЛИСТ РЕГИСТРАЦИИ ИЗМЕНЕНИЙ 56
КОНТАКТНЫЕ ДАННЫЕ 57

Список таблиц

Таблица 2-1 Основные характеристики 8
Таблица 3-1 Выводы JTAG на портах PA и PC 12
Таблица 3-2 Выводы PIB на портах PB и PC 12
Таблица 3-3 Поддерживаемые режимы работы UART 16
Таблица 3-4 Характеристики периферийных таймеров микроконтроллера 18
Таблица 3-5 Сценарии загрузки микроконтроллера 21
Таблица 4-1 Границы блоков внутри микроконтроллера 25
Таблица 4-2 Границы блоков собственной памяти ядра 2 27
Таблица 5-1 Используемые обозначения 29
Таблица 5-2 Описание выводов микроконтроллера 29
Таблица 5-3 Описание альтернативных функций порта PA 36
Таблица 5-4 Описание альтернативных функций порта PB 37
Таблица 5-5 Описание альтернативных функций порта PC 37
Таблица 6-1 Абсолютные максимальные значения напряжений 39
Таблица 6-2 Абсолютные максимальные значения токов 40
Таблица 6-3 Абсолютные максимальные значения температур 40
Таблица 6-4 Основные рабочие параметры микроконтроллера BE-U1000 40
Таблица 6-5 Максимальные значения напряжения электростатического разряда 42
Таблица 6-6 Состояния портов PA, PB и PC после начальной загрузки 43
Таблица 6-7 Требования к входным портам PA, PB и PC 43
Таблица 6-8 Электрические характеристики выходных портов PA, PB и PC 44
Таблица 6-9 Требования к сигналу выводов NRESET 44
Таблица 6-10 Требования к характеристикам внешнего источника опорной частоты 45
Таблица 6-11 Характеристики PLL 45
Таблица 6-12 Электрические характеристики eFlash (при T = 25 °C) 45
Таблица 6-13 Характеристики I^2C для одиночного и быстрых режимов 46
Таблица 6-14 Характеристики I^2C для высокоскоростного режима 46
Таблица 6-15 Электрические характеристики USB 2.0 OTG 46
Таблица 6-16 Характеристики АЦП 47
Таблица 7-1 Параметры профиля пайки для припоя SAC305 51
Таблица 7-2 Тепловые характеристики корпуса микроконтроллера 52

Список иллюстраций

Рисунок 3-1 Структурная схема 10
Рисунок 4-1 Карта памяти микроконтроллера 24
Рисунок 4-2 Карта собственной памяти ядра 2 27
Рисунок 5-1 Назначение выводов микроконтроллера (вид снизу) 28
Рисунок 6-1 Схема питания микроконтроллера при использовании LDO 38
Рисунок 6-2 Пример схемы для запуска микроконтроллера 39
Рисунок 6-3 Эквивалентная схема вывода Vin АЦП 48
Рисунок 7-1 Внешний вид маркировки микроконтроллера 49
Рисунок 7-2 Габаритные размеры корпуса микроконтроллера (вид сверху) 49
Рисунок 7-3 Габаритные размеры корпуса микроконтроллера (вид сбоку) 49
Рисунок 7-4 Габаритные размеры корпуса микроконтроллера (вид снизу) 50
Рисунок 7-5 Рекомендуемое посадочное место микроконтроллера 50
Рисунок 7-6 Профиль пайки микроконтроллера 52
Рисунок 8-1 Внешний вид пластикового контейнера для микроконтроллеров 53
Рисунок 9-1 3D модель платы EVU-LI 54
Рисунок 9-2 3D модель платы EVU-BA 55

1 Введение

Данная спецификация описывает микроконтроллер BE-U1000, который можно использовать в:

- IoT
- АСУ ТП
- автомобилестроении
- промышленной автоматике
- робототехнике
- скалярном и векторном управлении двигателями

В спецификации приведены основные технические характеристики микроконтроллера.



АО «Байкал Электроникс» оставляет за собой право вносить любые изменения в настоящий документ без дополнительного уведомления.

2 Техническое описание

Микроконтроллер BE-U1000 реализован на базе двух ядер CloudBEAR® BR-350, работающих на частоте до 200 МГц, и одного ядра CloudBEAR BM-310, работающего на частоте до 100 МГц. Архитектура каждого из ядер соответствует открытой архитектуре RISC-V с поддержкой систем команд:

- ядро 0 – RV32IMCBFNAU
- ядро 1 – RV32IMCBFNAUP
- ядро 2 – RV32IMCB

BE-U1000 оснащен энергонезависимой памятью 256 КБ *Embedded Flash* (**eFlash**), встроенной 202 КБ *Static Random Access Memory* (**SRAM**) (из них 160 КБ *Tightly Coupled Memory* (**TCM**) ядер 0 и 1 + 10 КБ ядра 2) и двумя *Direct Memory Access* (**DMA**) контроллерами. В *Read-Only Memory* (**ROM**) обеспечивается поддержка исполнения программного кода на MicroPython.

Допускается подключение прямо адресуемой внешней Flash памяти объемом до 32 МБ (2x16 МБ в XIP режиме).

48 линий *General-Purpose Input/Output* (**GPIO**) объединены в 3 порта по 16 линий (PA[15:0], PB[15:0] и PC[15:0]), управляемых программно через регистры.

В микроконтроллере предусмотрены:

- три восьмиканальных 12-разрядных *Аналого-Цифровых Преобразователя* (**АЦП**) с поддержкой дифференциальных входов и функции измерения температуры
- четыре таймера с поддержкой выработки сигналов *Широтно-Импульсной Модуляции* (**ШИМ**) для управления электродвигателем (PWMA)
- два одноканальных таймера общего назначения (PWMG) и два таймера TIM
- два сторожевых таймера (*Watchdog Timers*, **WDT**)

BE-U1000 включает в свой состав следующие коммуникационные интерфейсы:

- *Universal Serial Bus 2.0 On-The-Go* (**USB 2.0 OTG**) + PHY (HS)
- 2 *Controller Area Network Flexible Data-Rate* (**CAN FD**)
- 8 *Universal Asynchronous Receiver/Transmitter* (**UART**)
- 4 *Serial Peripheral Interface* (**SPI**, 2 ведущих + 2 ведомых)
- 2 *Quad Serial Peripheral Interface* (**QSPI**)
- 4 *Inter-Integrated Circuit* (**I²C**)
- 2 *Inter-IC Sound* (**I²S**)

Микроконтроллер может работать в диапазоне температур от -40 до 105 °C при напряжении питания (3,3 ± 10%) В. Наличие внутренних *Low Dropout* (**LDO**) регуляторов, формирующих напряжения (1,2 ± 5%) В и (1,7 ± 5%) В, позволяет использовать их для питания внешних устройств и подсистем микроконтроллера. Вывод земли подключается через exposed pad.

BE-U1000 выполнен в корпусе QFN-88 размером 10x10 мм (88 выводов), что позволяет создавать на его основе малогабаритные изделия.

В следующей таблице перечислены подробные характеристики BE-U1000.

Таблица 2-1 Основные характеристики

Подсистема	Описание
Ядра CloudBEAR BR-350 архитектуры RISC-V	Максимальная рабочая частота – 200 МГц
	Система команд: • RV32IMCBFNAU для ядра 0 • RV32IMCBFNAUP для ядра 1
	Производительность – 3,42 CoreMark/МГц (на одно ядро)
	ROM: • 64 КБ для ядра 0 • 32 КБ для ядра 1
	Совместное использование блока памяти TCM объемом 160 КБ
	В каждом ядре: • кэш инструкций L1 размером 32 КБ • интерфейс JTAG для отладки
	Блок трассировки
Ядро CloudBEAR BM-310 архитектуры RISC-V	Максимальная рабочая частота – 100 МГц
	Система команд RV32IMCB
	TCM 10 КБ
	Интерфейс PIO для программной реализации внешних пользовательских интерфейсов
	Интерфейс JTAG для отладки
Память	202 КБ SRAM (из них 170 КБ TCM)
	256 КБ eFlash
	Максимальный объем прямо адресуемой внешней Flash памяти – 32 МБ (2x16 МБ в XIP режиме)
DMA контроллеры	2 контроллера прямого доступа к памяти и контроллерам периферии
Порты ввода/вывода	3 порта по 16 линий GPIO в каждом
Коммуникационные интерфейсы	USB 2.0 OTG + PHY (HS)
	2xCAN FD
	8xUART (2xUART с поддержкой режима работы RS-485, одновременно может работать только один)
	4xSPI (2 ведущих + 2 ведомых)
	2xQSPI
	4xI^2C
	2xI^2S
Таймеры	4 таймера с 4 каналами ШИМ: 3 комплементарных + 1 одиночный (PWMA)
	2 одноканальных таймера общего назначения (PWMG)
	2 таймера TIM

Подсистема	Описание
	2 сторожевых таймера WDT
Аналоговые модули	3 восьмиканальных 12-разрядных АЦП с поддержкой дифференциальных входов и функции измерения температуры
Питание	Входные напряжения – 3,3 В; 1,7 В и 1,2 В (опционально); 1,0 В (опорное) Максимальный потребляемый ток домена питания VDDIO – 250 мА Максимальный потребляемый ток домена питания V1P2 – 250 мА Вывод земли подключается через exposed pad
Источник опорной частоты	Внешний генератор 25 МГц
	Внутренний генератор с частотой от 12 до 32 МГц
Корпус	QFN-88, 10x10 мм, 88 выводов, шаг выводов 0,4 мм
Рабочая температура микросхемы	От -40 до 105 °C
Температура хранения	От -40 до 125 °C
Рабочая температура кристалла	От -40 до 125 °C

3 Функциональное описание

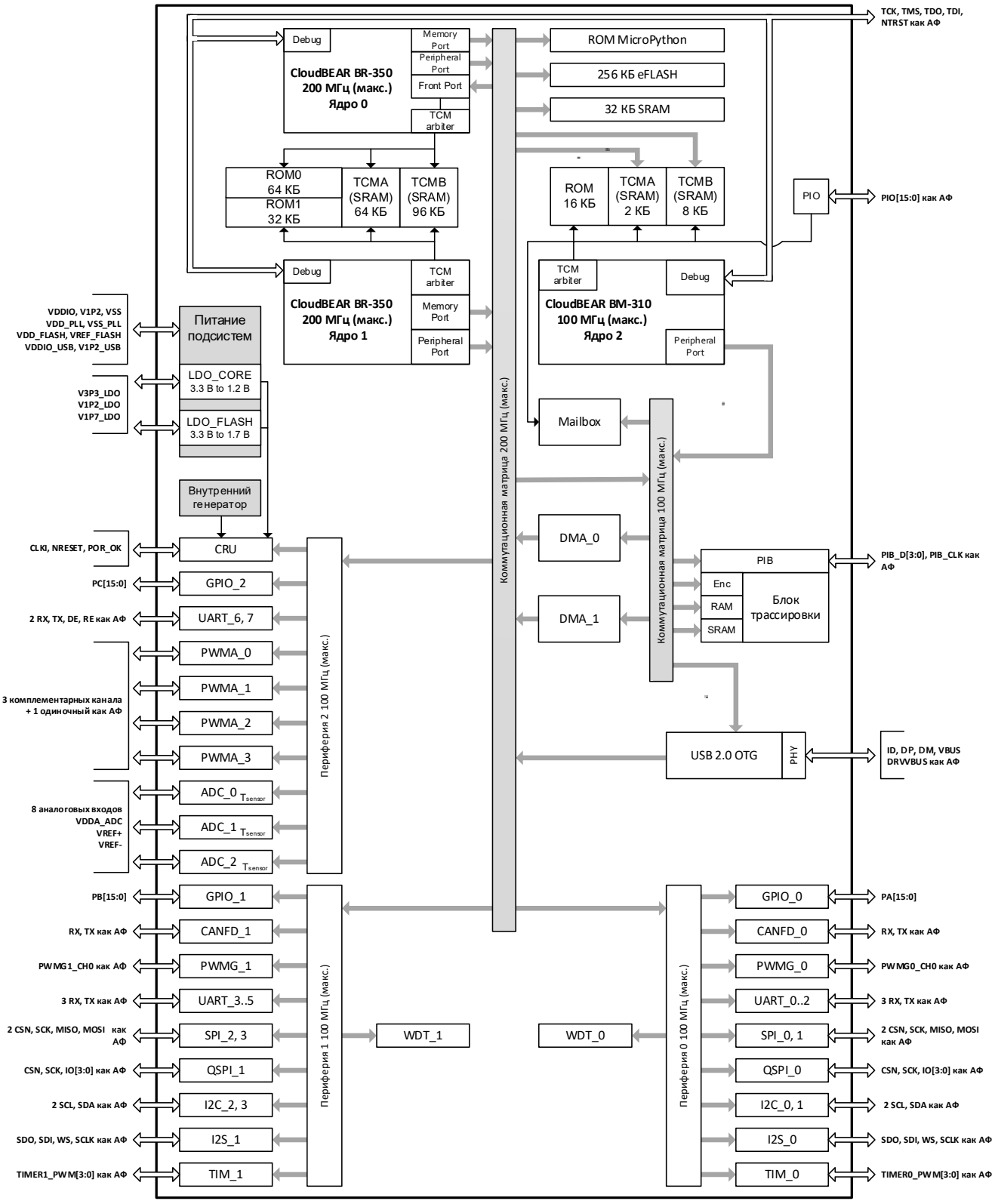


Рисунок 3-1 Структурная схема

3.1 Ядра RISC-V

3.1.1 Ядра CloudBEAR BR-350

Микроконтроллер BE-U1000 содержит два ядра CloudBEAR BR-350, работающих на частоте до 200 МГц. Архитектура ядер соответствует открытой архитектуре RISC-V с поддержкой следующей системы команд:

- ядро 0 – RV32IMCBFNAU;
- ядро 1 – RV32IMCBFNAUP.

Ядра содержат ROM-память в следующем объеме:

- ядро 0 – 64 КБ;
- ядро 1 – 32 КБ.

Ядра совместно используют блок памяти TCM объемом 160 КБ (TCMA 64 КБ + TCMB 96 КБ).

Производительность каждого ядра на тесте CoreMark составляет 3,42 CoreMark/МГц.

В каждом ядре:

- кэш инструкций размером 32 КБ;
- отладочный debug-модуль с интерфейсом *Joint Test Action Group* (JTAG);
- интерфейс *RISC-V Trace* (**RVT**) для передачи данных в Блок трассировки;
- контроллеры прерываний *Core-Local Interrupt Controller* (**CLIC**) и *Core Local Interruptor* (**CLINT**), соответствующие спецификации RISC-V (см. раздел Прерывания).

3.1.2 Ядро CloudBEAR BM-310

Ядро CloudBEAR BM-310 работает на частоте до 100 МГц и может быть использовано для программной реализации интерфейсов (через интерфейс *Programmable Input/Output*, **PIO**) с периферийными устройствами.

Архитектура ядра соответствует открытой архитектуре RISC-V с поддержкой системы команд RV32IMCB.

Ядро включает:

- 16 КБ ROM;
- память TCM объемом 10 КБ (TCMA 2 КБ + TCMB 8 КБ).

Память TCMA и TCMB является двухпортовой. Один порт отводится для доступа подсистемы ядер 0 и 1 с целью загрузки кода и данных, а второй – для доступа со стороны ядра 2.

Ядро содержит:

- контроллеры прерываний *Basic Interrupt Controller* (**BIC**) и CLINT, соответствующие спецификации RISC-V (см. раздел Прерывания);
- отладочный debug-модуль с интерфейсом JTAG.

3.1.3 JTAG интерфейс

Интерфейсы JTAG ядер 0, 1 и 2 объединены в общую цепочку внутри микроконтроллера и используются для отладки подсистем и программирования внутренней памяти.

Выводы JTAG являются коммутируемыми альтернативными функциями портов PA и PC, как показано в следующей таблице.

Таблица 3-1 Выводы JTAG на портах PA и PC

Вывод JTAG	Вывод порта PA	Вывод порта PC	Описание
TCK	PA[0]	PC[0], PC[11]	Сигнал синхронизации
TMS	PA[1]	PC[1], PC[12]	Линия инструкций
TDO	PA[2]	PC[2], PC[13]	Выходная линия данных
TDI	PA[3]	PC[3], PC[14]	Входная линия данных
NTRST	PA[4]	-	Сигнал сброса (активный уровень – «0»)



- Вывод NTRST требует подключения внешнего резистора подтяжки к питанию 3,3 В номиналом 1 кОм.
- Debug-регистр, расположенный в памяти TCMB ядра 2, может использоваться для программной эмуляции JTAG интерфейса для отладки ядер 0 и 1. Он мультиплексируется с аппаратным отладочным JTAG интерфейсом установкой соответствующего бита в регистре CRU. Бит может быть установлен пользователем программно, либо сценарием начальной загрузки при значении конфигурационных выводов DBG_SEL=1 и MODE[2:0]=100. В этом случае к ядрам 0 и 1 подключен debug-регистр, с помощью которого выполняется их отладка. При значении конфигурационных выводов DBG_SEL=0 и MODE[2:0]=100 к ядрам 0, 1 и 2 подключен внешний отладчик.

3.1.4 Блок трассировки

Блок трассировки (**Tracer**) обеспечивает сбор и обработку аппаратных и программных событий в подсистемах микроконтроллера. Информация о командах, обработанных ядрами 0 и 1, передается через RVT интерфейс. Блок трассировки работает в каждый момент времени только с одним из ядер 0 или 1.

Блок трассировки передает информацию о событиях внешним устройствам через выводы *Pin Interface Block* (**PIB**). Выводы PIB являются коммутируемыми альтернативными функциями портов PB и PC, как показано в следующей таблице.

Таблица 3-2 Выводы PIB на портах PB и PC

Вывод PIB	Вывод порта PB	Вывод порта PC	Описание
PIB_D[0]	PB[0]	PC[0], PC[11]	Шина данных (бит 0)
PIB_D[1]	PB[1]	PC[1], PC[12]	Шина данных (бит 1)
PIB_D[2]	PB[2]	PC[2], PC[13]	Шина данных (бит 2)
PIB_D[3]	PB[3]	PC[3], PC[14]	Шина данных (бит 3)
PIB_CLK	PB[4]	PC[4], PC[15]	Сигнал синхронизации

Блок трассировки так же позволяет сохранять информацию в SRAM с последующей ее передачей внешним устройствам через JTAG интерфейс.

3.1.5 Блок обмена сообщениями Mailbox

Mailbox представляет собой набор регистров, предназначенных для обмена информационными сообщениями между ядрами 0/1 и ядром 2. Описание регистров блока приведено в документе ***BE-U1000 Reference Manual***.

3.1.6 Прерывания

Контроллеры прерывания ядер BE-U1000 могут обрабатывать следующие типы прерываний:

- маскируемые (int_local);
- немаскируемые (int_nmi).

На контроллеры CLIC ядер 0 и 1 поступают аналогичные друг другу наборы маскируемых линий прерываний (64 линии для каждого ядра). К подсистеме исполнения ядра 1 также подключена 1 линия немаскируемого прерывания.

На контроллер прерывания BIC ядра 2 поступает 16 линий маскируемых прерываний.

Обработка маскируемых прерываний должна гарантировать сохранение всего контекста микроконтроллера. Выход из обработки данного типа всегда осуществляется в точку входа.

Немаскируемые прерывания, в общем случае, требуют перезагрузки микроконтроллера после их обработки.

Таблицы прерываний приведены в документе ***BE-U1000 Reference Manual***.

3.2 Память

3.2.1 SRAM

Микроконтроллер BE-U1000 включает 202 КБ статической оперативной памяти для хранения данных в процессе работы микроконтроллера (из них 170 КБ TCM).

3.2.2 TCM

Встроенная память TCM для хранения кода и данных включает:

- TCMA 64 КБ + TCMB 96 КБ ядер 0 и 1;
- TCMA 2 КБ + TCMB 8 КБ ядра 2.

3.2.3 eFlash

В микроконтроллер BE-U1000 встроено 256 КБ eFlash памяти для хранения кода и данных.

3.2.4 QSPI Flash

К микроконтроллеру BE-U1000 может быть подключена прямо адресуемая внешняя Flash память объемом не более 32 МБ (2x16 МБ в XIP режиме).

3.3 DMA контроллеры

В микроконтроллер BE-U1000 встроено два DMA контроллера, позволяющих без использования ядер осуществлять прямую передачу данных типа:

- периферийное устройство-память;
- память-периферийное устройство;
- память-память;
- периферийное устройство-периферийное устройство.

Каждый из DMA контроллеров обладает следующими особенностями:

- 8 DMA каналов;
- 16 каналов аппаратного квитирования (handshaking интерфейсов).

3.4 Блок управляющих регистров CRU

Блок CRU содержит набор программируемых регистров для управления:

- отключением синхросигналов;
- сигналами выбора источника опорной частоты;
- настройками PLL;
- конфигурированием портов ввода/вывода;
- выбором альтернативных функций портов;
- настройками LDO;
- приоритетами ведущих и ведомых устройств;
- системными ресурсами;
- сигналами сброса;
- трассировкой прерываний.

Описание блока CRU приведено в документе ***BE-U1000 Reference Manual***.

3.5 Порты ввода/вывода

Микроконтроллер содержит три порта ввода/вывода:

- PA[15:0];
- PB[15:0];
- PC[15:0].

Каждая линия GPIO может быть индивидуально сконфигурирована на программном уровне как:

- выход (push-pull);
- вход (высокоимпедансный или с подтяжкой к питанию или земле);
- прерывание от внешнего источника;

- альтернативная функция периферийного устройства, которая задается программно через блок управляющих регистров CRU.

Для портов ввода/вывода допускаются следующие конфигурационные возможности (через блок управляющих регистров CRU):

- программное управление нагрузочной способностью драйвера вывода;
- программное разрешение работы приемника каждого вывода;
- программное управление резисторами подтяжки к каждому из выводов порта.

3.6 Коммуникационные интерфейсы

3.6.1 CAN FD

Каждый из двух контроллеров CAN FD обладает следующими характеристиками:

- соответствие требованиям стандарта ГОСТ Р ИСО 11898-1-2015;
- поддержка CAN фреймов;
- поддержка CAN FD фреймов размером до 64 Б;
- поддержка номинальной скорости передачи данных до 1 Мбит/с;
- поддержка гибкой скорости передачи данных до 8 Мбит/с;
- поддержка передачи событий в порядке *First In, First Out* (**FIFO**);
- передача и прием пакетов в порядке очереди с размером буфера на 8 КБ для RX FIFO и 8 КБ для TX FIFO;
- компенсация задержки передачи до трех бит данных;
- приемо-передающие буферы с конфигурируемой глубиной;
- приоритетная передача сообщений с наименьшим идентификатором;
- логирование ошибок для высокоскоростных режимов передачи данных;
- поддержка временных меток для полученных и переданных сообщений;
- поддержка следующих режимов работы:
  - отключение автоматической повторной передачи (**DAR**);
  - режим snoop;
  - спящий режим с прерыванием пробуждения;
  - режим внутренней обратной связи;
  - режим восстановления после отключения шины;
- автоматическое восстановление.

3.6.2 UART

Каждый из восьми UART обладает следующими характеристиками:

- передача и прием пакетов в порядке FIFO с размером буфера 16 Б;
- программируемая скорость приема/передачи данных (до 6,25 Мбод) со встроенным дробным делителем;

- поддержка 9-битного режима работы (режим с аппаратным детектированием и сверкой адреса);
- поддержка программируемого прерывания по опустошению буфера передачи;
- поддержка handshaking-интерфейса для взаимодействия с DMA контроллером.

В следующей таблице перечислены поддерживаемые режимы работы UART.

Таблица 3-3 Поддерживаемые режимы работы UART

UART	Поддержка режима RS-232	Поддержка режима IrDA	Поддержка режима RS-485	Поддержка режима модема
UART0..5	да	да	нет	нет
UART6, 7	да	да	да	нет

3.6.3 SPI

BE-U1000 содержит четыре контроллера SPI:

- SPI1 и SPI3 работают в режиме ведущего (master) устройства;
- SPI0 и SPI2 работают в режиме ведомого (slave) устройства.

Контроллеры SPI обладают следующими характеристиками:

- соответствие протоколу Motorola Serial Peripheral Interface;
- программируемая разрядность слова данных;
- передача и прием пакетов в порядке очереди с размером буфера на 8 слов для RX FIFO и 8 слов для TX FIFO;
- один сигнал выбора ведомого устройств (*Chip Select*, **CS**);
- поддержка handshaking-интерфейса для взаимодействия с DMA контроллером;
- частота сигнала синхронизации – до 50 МГц.

3.6.4 QSPI

Каждый из двух контроллеров QSPI обладает следующими характеристиками:

- соответствие протоколу Motorola Serial Peripheral Interface;
- работа в режиме ведущего устройства;
- программируемые скорость передачи данных и разрядность слова данных;
- передача и прием пакетов в порядке очереди с размером буфера на 8 слов для RX FIFO и 8 слов для TX FIFO;
- управление тремя сигналами выбора ведомых устройств (CS) в режиме SPI;
- управление одним сигналом выбора ведомого устройства (CS) в режиме QSPI;
- поддержка *Execute-in-Place* (**XIP**) режима;
- поддержка handshaking-интерфейса для взаимодействия с DMA контроллером.

3.6.5 I²C

Каждый из четырех контроллеров I²C интерфейса обладает следующими характеристиками:

- соответствие требованиям стандартного коммуникационного протокола I²C Bus Specification версии 6.0;
- работа в режиме ведущего (master) или подчиненного (slave) устройства;
- поддержка режимов работы:
  - «стандартный» (standard mode) - скорость до 100 кбит/с;
  - «быстрый» (fast mode) – скорость до 400 кбит/с;
  - «быстрый+» (fast mode+) – скорость до 1 Мбит/с;
  - «высокоскоростной» (high speed mode) – скорость до 3,4 Мбит/с;
- программируемая 7/10-битная адресация;
- работа по прерыванию или по опросу;
- поддержка handshaking-интерфейса для взаимодействия с DMA контроллером.

3.6.6 I²S

Каждый из двух контроллеров I²S интерфейса обладает следующими характеристиками:

- соответствие стандарту I²S Bus Specification компании Philips;
- раздельные стереоканалы для приема и передачи аудиоданных;
- поддержка режима full duplex;
- работа в режиме ведомого устройства (slave mode);
- поддержка длин слов 12, 16, 20, 24 и 32 бита;
- поддержка handshaking-интерфейса для взаимодействия с DMA контроллером.

3.6.7 USB 2.0 OTG

USB 2.0 multi-point dual-role контроллер с реализованным физическим уровнем (USB 2.0 OTG PHY) совместим со спецификациями USB 2.0 и USB 1.1 и может работать в следующих режимах:

- device;
- host;
- OTG.

USB 2.0 OTG интерфейс обладает следующими характеристиками:

- поддержка скоростей передачи:
  - *Low Speed* (**LS**, 1,5 Мбит/с);
  - *Full Speed* (**FS**, 12 Мбит/с);
  - *High Speed* (**HS**, 480 Мбит/с);
- поддержка типа соединения «point-to-point» и «multi-point»;
- 8 КБ FIFO с поддержкой динамического изменения размера записи;

- до пяти двунаправленных конечных точек;
- поддержка *Session Request Protocol* (**SRP**) и *Host Negotiation Protocol* (**HNP**);
- поддержка сигналов приостановки/возобновления работы.

Тактирование блока физического уровня осуществляется тактовой частотой CLKI микроконтроллера.

3.7 Таймеры

В составе микроконтроллера содержатся:

- 4 таймера PWMA;
- 2 таймера PWMG;
- 2 таймера TIM;
- 2 сторожевых таймера WDT без выхода на физический интерфейс.

В следующей таблице приведены основные характеристики периферийных таймеров микроконтроллера BE-U1000.

Таблица 3-4 Характеристики периферийных таймеров микроконтроллера

Таймер	Разрядность, бит	Режим работы счетчика	Коэффициент деления частоты	Генерация запросов DMA	Число каналов	Наличие комплементарного вывода	Частота шины, МГц	Частота таймера, МГц
PWMA 0…3	16	Суммирующий Вычитающий Счет с автоматическим реверсом	Целое число от 1 до 65536	Да	4	Да	От 25 до 100	От 25 до 100
PWMG 0, 1	16	Суммирующий	Целое число от 1 до 65536	Нет	1	Нет	От 25 до 100	От 25 до 100
TIM 0, 1	32	Вычитающий	Целое число от 1 до 2^{32}	Нет	4	Нет	От 25 до 100	До 100

Подробная информация о режимах работы и внутренних регистрах таймера приведена в документе ***BE-U1000 Reference Manual***.

3.7.1 Таймер PWMA

PWMA представляет собой независимый продвинутый таймер, который предназначен для формирования следующих сигналов:

- ШИМ;
- одиночный импульс;
- комплементарный ШИМ с добавлением dead-time.

Таймер обладает следующими характеристиками:

- 3 комплементарных канала + 1 одиночный;
- делитель входной тактовой частоты;
- режим захвата сигналов с возможностью его деления и фильтрации;
- режим синхронизации от внешних устройств (с фильтрацией и делением входной частоты), а также возможность синхронизации от соседнего таймера;
- возможность программной синхронизации;
- возможность создания и программирования dead-time;
- возможность формирования прерываний по нескольким событиям (переполнение счетчика, обнуление счетчика и т.п.);
- формирование сигналов запуска измерений через АЦП;
- функция break, которая позволяет переводить выходы таймера в безопасное состояние при возникновении внешних проблем;
- встроенный квадратурный энкодер для измерения угла поворота вала;
- поддержка взаимодействия с DMA контроллером.

3.7.2 Таймер PWMG

PWMG представляет собой таймер общего назначения, который предназначен для:

- формирования интервальных сигналов;
- захвата и измерения входных цифровых сигналов.

Таймер обладает следующими характеристиками:

- 1 канал;
- делитель входной тактовой частоты;
- режим захвата сигналов с возможностью его деления и фильтрации;
- возможность формирования прерываний по нескольким событиям (переполнение счетчика, обнуление счетчика и т.п.).

3.7.3 Таймер TIM

TIM представляет собой 32-битный таймер, работающий на тактовой частоте до 100 МГц и поддерживающий режимы «Free-running» и «User-defined count».

Таймер, помимо генерации временного отсчета, формирует прерывания:

- внутренние – на ядра 0 и 1;
- внешние – для использования внутренними и внешними периферийными устройствами.

3.7.4 Сторожевой таймер

Сторожевой таймер (WDT) – это механизм безопасности, который позволяет в случае программного или аппаратного сбоя вернуть микроконтроллер в рабочий режим.

Подробное описание работы сторожевых таймеров приведено в документе ***BE-U1000 Reference Manual***.

3.8 АЦП

Подсистема аналого-цифровых преобразователей включает три АЦП (ADC), каждый из которых обладает следующими характеристиками:

- разрядность – 12 бит;
- количество каналов – 4 дифференциальных или 8 одиночных;
- частота дискретизации – 1 MSps;
- поддерживаемые режимы работы:
  - одиночный;
  - прерывистый;
  - режим сканирования;
- встроенный датчик температуры;
- возможность программного выбора источника входного сигнала;
- автономная работа в режиме сканирования;
- программная установка периодичности измерений для автономного режима работы;
- возможность проведения измерений под управлением PWMA;
- поддержка взаимодействия с DMA контроллером.

Для работы с АЦП в микроконтроллере предусмотрено 8 мультиплексируемых каналов. Схема мультиплексирования описана в документе ***BE-U1000 Reference Manual***.

3.9 Синхронизация и запуск

3.9.1 Сигналы синхронизации

Микроконтроллер BE-U1000 содержит два независимых источника опорной частоты, поступающей на *Phase Locked Loop* (**PLL**) и схему мультиплексирования тактовых сигналов:

- внешний (основной) – с вывода CLKI;
- внутренний – со встроенного генератора.

Внешний сигнал синхронизации CLKI является основным источником стабильной опорной частоты микроконтроллера. Частота внешнего сигнала синхронизации должна быть 25 МГц.

Внутренний генератор обладает диапазоном частот от 12 до 32 МГц и используется для:

- работы микроконтроллера на пониженной частоте в приложениях, не требующих точной частоты синхронизации;
- запуска микроконтроллера в отсутствие внешнего сигнала синхронизации;
- отслеживания наличия внешнего сигнала синхронизации и выработки сигнала тревоги в случае его исчезновения во время работы;
- работы в качестве аварийного тактового сигнала в случае исчезновения внешнего синхросигнала.

В любой момент времени после старта микроконтроллер BE-U1000 может переходить с одного источника опорной частоты на другой. Подробно механизм выбора источника опорной частоты описан в документе ***BE-U1000 Reference Manual***.

Сигналы синхронизации для подсистем микроконтроллера формируются из выходной частоты PLL при помощи целочисленных делителей, программно управляемых через регистры CRU. Выходная частота PLL может быть установлена в диапазоне от 16,2 до 1300 МГц.

Также сигналы синхронизации могут быть получены с вывода CLKI или внутреннего генератора.

3.9.2 Мониторинг внешнего синхросигнала

Микроконтроллер содержит блок мониторинга внешнего синхросигнала, отслеживающий наличие внешнего сигнала на выводе CLKI. В случае отсутствия сигнала, блок автоматически переведет микроконтроллер в режим работы от внутреннего генератора.

3.9.3 Конфигурационные выводы

Сценарий начальной загрузки микроконтроллера задается комбинацией логических уровней на конфигурационных выводах PC[4], PB[10], PA[10] (MODE[2:0]) и PC[8] (DBG_SEL). Перечень и описание доступных сценариев приведены в следующей таблице.

Таблица 3-5 Сценарии загрузки микроконтроллера

Сценарий	Конфигурационные выводы		Описание
	DBG_SEL PC[8]	MODE [2:0] PC[4]; PB[10]; PA[10]	
EFLASH	0	000	Исполнение программы из eFlash
UART	0	001	Запись программы по UART0 в TCM по протоколу Xmodem с последующим ее исполнением из TCM или вход в интерфейс командной строки начального загрузчика
QSPI	0	010	Загрузка образа программы из QSPI Flash по порту QSPI1 в TCM с последующим ее исполнением из TCM
USB	0	011	Запись образа программы в TCM, eFlash или QSPI Flash по USB с помощью протоколов DFU или CDC с возможностью исполнения или вход в интерфейс командной строки начального загрузчика
JTAG EXT	0	100	Работа с внешним JTAG-отладчиком
UART MP	0	101	Работа со встроенным интерпретатором MicroPython через UART0
MULTI	0	110	Поочередные попытки запуска сценариев EFLASH, QSPI, UART.
FACTORY RESET	0	111	Сброс параметров eFlash NVR до заводских настроек с последующим запуском сценария USB

Сценарий	Конфигурационные выводы		Описание
	DBG_SEL PC[8]	MODE [2:0] PC[4]; PB[10]; PA[10]	
USB CDC	1	001	Циклические попытки входа в интерфейс командной строки начального загрузчика через USB по CDC или запуска сценария UART
JTAG INT	1	100	Работа со встроенным JTAG-отладчиком ядра 2. Отладка на ядрах 0 и 1
USB MP	1	101	Работа со встроенным интерпретатором MicroPython через USB CDC
MULTI USB	1	110	Попытки запуска сценариев EFLASH, QSPI или поочередные попытки запуска сценариев USB CDC, UART

Используемый источник синхросигнала начальной загрузки микроконтроллера определяется состоянием конфигурационного вывода PC[6] (CLK_STRAP):

- 0 – используется внешний источник, подключенный к выводу CLKI;
- 1 – используется внутренний генератор BE-U1000.

По умолчанию конфигурационные выводы подтянуты к «земле» через внутренний резистор 42 кОм. Высокий уровень задается путем подключения к соответствующему выводу внешнего резистора номиналом не менее 1 кОм.

3.9.4 Начальная загрузка

Выбор источника опорной частоты при начальной загрузке микроконтроллера BE-U1000 зависит от состояния следующих сигналов:

- конфигурационного вывода CLK_STRAP;
- бита BOOTCLKSEL регистра выбора источника синхросигнала (CLKCR0).

Подробно механизм выбора источника опорной частоты при начальной загрузке микроконтроллера BE-U1000 описан в документе ***BE-U1000 Reference Manual***.

Начальная загрузка микроконтроллера BE-U1000 может быть вызвана появлением одного из следующих событий:

- подачей на вывод NRESET сигнала сброса;
- формированием регулятором напряжения LDO_CORE сигнала сброса `NPOR`;
- срабатыванием сторожевого таймера WDT0, формирующего сигнал сброса `wdt0_sys_rst_n`.



Уровни сигналов конфигурационных выводов должны быть выставлены до появления одного из данных событий.

Появление любого из данных событий приводит к сбросу ядер микроконтроллера. После сброса ядро 0 начинает исполнение программы начальной загрузки (ZSBL) из адреса 0x4000_0000 (ROM0).

Программа начальной загрузки осуществляет чтение защищенного сектора встроенной eFlash памяти и чтение полей регистра, содержащего значения конфигурационных выводов и определяющего источник загрузки первого уровня (FSBL).

На основании считанных данных ZSBL производит конфигурирование подсистем микроконтроллера и выводов портов PA, PB и PC для выполнения ими конкретной альтернативной функции.



Если в защищенном секторе eFlash размещен код блокировки, то сценарий загрузки {PC[4], PB[10], PA[10]} = 100 (JTAG) будет запрещен.

3.10 Встроенный MicroPython

Микроконтроллер BE-U1000 содержит встроенную ROM, обеспечивающую поддержку исполнения программного кода на MicroPython.

3.11 Встроенный загрузчик

В ROM ядра 0 есть предустановленный загрузчик, позволяющий считывать и записывать память МК.

4 Карта памяти

На следующем рисунке показана карта памяти микроконтроллера BE-U1000.

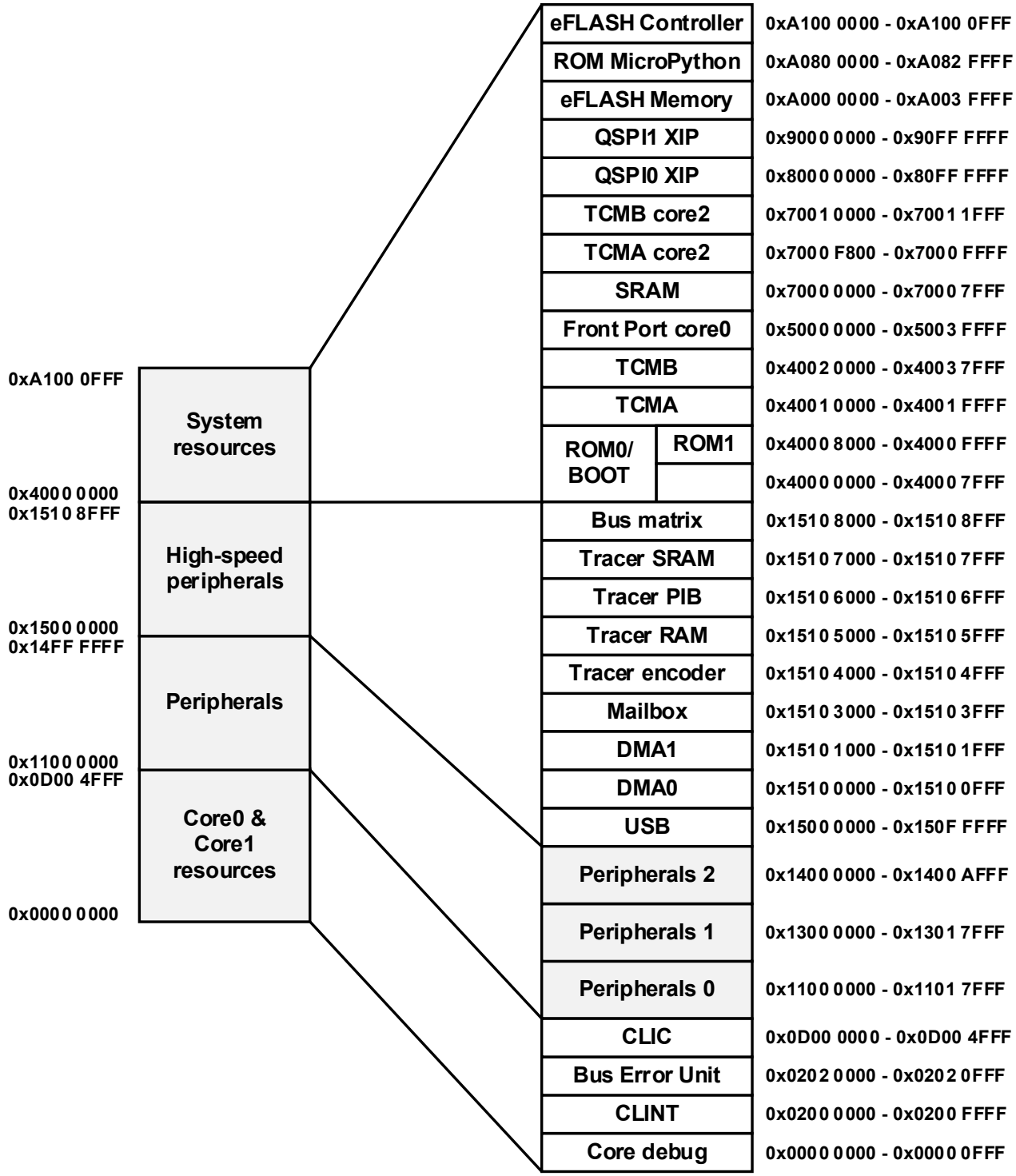


Рисунок 4-1 Карта памяти микроконтроллера

Из рисунка выше видно, что регион адресации памяти занимает 4 ГБ (0x0000 0000 – 0xFFFF FFFF). На каждый блок в памяти выделен сектор с определенными границами (см. таблицу ниже).

Таблица 4-1 Границы блоков внутри микроконтроллера

Граничные адреса		Размер	Наименование блока
Стартовый	Конечный		
Ресурсы ядра 0 и ядра 1			
0x0000 0000	0x0000 0FFF	4 КБ	Core debug
0x0200 0000	0x0200 FFFF	64 КБ	CLINT
0x0202 0000	0x0202 0FFF	4 КБ	Bus Error Unit
0x0D00 0000	0x0D00 4FFF	20 КБ	CLIC
Периферия 0			
0x1100 0000	0x1100 0FFF	4 КБ	QSPI0
0x1100 1000	0x1100 1FFF	4 КБ	UART0
0x1100 2000	0x1100 2FFF	4 КБ	UART1
0x1100 3000	0x1100 3FFF	4 КБ	UART2
0x1100 4000	0x1100 4FFF	4 КБ	I2C0
0x1100 5000	0x1100 5FFF	4 КБ	I2C1
0x1100 6000	0x1100 6FFF	4 КБ	I2S0
0x1100 7000	0x1100 7FFF	4 КБ	TIM0
0x1100 8000	0x1100 8FFF	4 КБ	WDT0
0x1100 9000	0x1100 9FFF	4 КБ	GPIO0
0x1100 A000	0x1100 AFFF	4 КБ	PWMG0
0x1100 B000	0x1100 BFFF	4 КБ	SPI0 (ведомый)
0x1100 C000	0x1100 CFFF	4 КБ	SPI1 (ведущий)
0x1101 0000	0x1101 7FFF	32 КБ	CANFD0
Периферия 1			
0x1300 0000	0x1300 0FFF	4 КБ	QSPI1
0x1300 1000	0x1300 1FFF	4 КБ	UART3
0x1300 2000	0x1300 2FFF	4 КБ	UART4
0x1300 3000	0x1300 3FFF	4 КБ	UART5
0x1300 4000	0x1300 4FFF	4 КБ	I2C2
0x1300 5000	0x1300 5FFF	4 КБ	I2C3
0x1300 6000	0x1300 6FFF	4 КБ	I2S1
0x1300 7000	0x1300 7FFF	4 КБ	TIM1
0x1300 8000	0x1300 8FFF	4 КБ	WDT1
0x1300 9000	0x1300 9FFF	4 КБ	GPIO1
0x1300 A000	0x1300 AFFF	4 КБ	PWMG1
0x1300 B000	0x1300 BFFF	4 КБ	SPI2 (ведомый)
0x1300 C000	0x1300 CFFF	4 КБ	SPI3 (ведущий)
0x1301 0000	0x1301 7FFF	32 КБ	CANFD1
Периферия 2			
0x1400 0000	0x1400 0FFF	4 КБ	CRU
0x1400 1000	0x1400 1FFF	4 КБ	ADC0

Граничные адреса		Размер	Наименование блока
Стартовый	Конечный		
0x1400 2000	0x1400 2FFF	4 КБ	ADC1
0x1400 3000	0x1400 3FFF	4 КБ	ADC2
0x1400 4000	0x1400 4FFF	4 КБ	PWMA0
0x1400 5000	0x1400 5FFF	4 КБ	PWMA1
0x1400 6000	0x1400 6FFF	4 КБ	PWMA2
0x1400 7000	0x1400 7FFF	4 КБ	PWMA3
0x1400 8000	0x1400 8FFF	4 КБ	GPIO2
0x1400 9000	0x1400 9FFF	4 КБ	UART6
0x1400 A000	0x1400 AFFF	4 КБ	UART7
Высокоскоростная периферия			
0x1500 0000	0x150F FFFF	1 МБ	USB
0x1510 0000	0x1510 0FFF	4 КБ	DMA0
0x1510 1000	0x1510 1FFF	4 КБ	DMA1
0x1510 3000	0x1510 3FFF	4 КБ	Блок обмена сообщениями
0x1510 4000	0x1510 4FFF	4 КБ	Tracer encoder control interface
0x1510 5000	0x1510 5FFF	4 КБ	Tracer RAM control interface
0x1510 6000	0x1510 6FFF	4 КБ	Tracer PIB control interface
0x1510 7000	0x1510 7FFF	4 КБ	Tracer SRAM interface
0x1510 8000	0x1510 8FFF	4 КБ	Bus matrix
Системные ресурсы			
0x4000 0000	0x4000 FFFF	64 КБ	ROM0|ROM1 0x4000 0000 – 0x4000 FFFF 64 КБ пространство ROM0 с доступом только ядра 0 0x4000 0000 – 0x4000 7FFF 32 КБ зарезервировано при обращении из ядра 1 0x4000 8000 – 0x4000 FFFF 32 КБ пространство ROM1 с доступом только ядра 1
0x4001 0000	0x4001 FFFF	64 КБ	TCMA
0x4002 0000	0x4003 7FFF	96 КБ	TCMB
0x5000 0000	0x5003 FFFF	256 КБ	Front port ядра 0
0x7000 0000	0x7000 7FFF	32 КБ	SRAM
0x7000 F800	0x7000 FFFF	2 КБ	TCMA ядра 2
0x7001 0000	0x7001 1FFF	8 КБ	TCMB ядра 2
0x8000 0000	0x80FF FFFF	16 МБ	QSPI0 XIP
0x9000 0000	0x90FF FFFF	16 МБ	QSPI1 XIP
0xA000 0000	0xA003 FFFF	256 КБ	eFlash Memory
0xA080 0000	0xA082 FFFF	192 КБ	ROM MicroPython
0xA100 0000	0xA100 0FFF	4 КБ	eFlash Controller

Источником кода и данных для ядра 2 является собственная память TCMA и TCMB. Карта собственной памяти со стороны ядра 2 приведена на следующем рисунке.

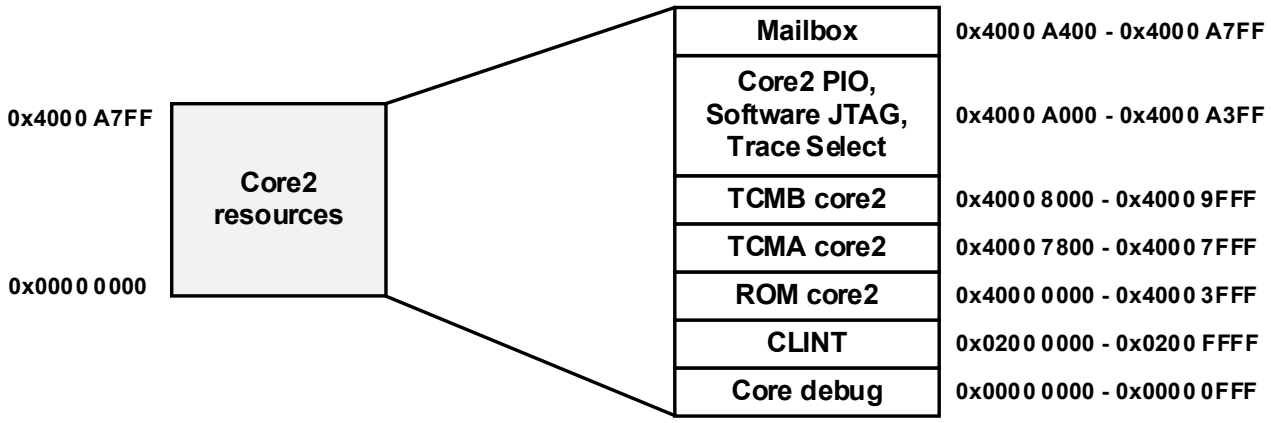


Рисунок 4-2 Карта собственной памяти ядра 2

Границы блоков собственной памяти ядра 2 приведены в следующей таблице.

Таблица 4-2 Границы блоков собственной памяти ядра 2

Граничные адреса		Размер	Наименование блока
Начальный	Конечный		
0x0000 0000	0x0000 0FFF	4 КБ	Core debug
0x0200 0000	0x0200 FFFF	64 КБ	CLINT
0x4000 0000	0x4000 3FFF	16 КБ	ROM ядра 2
0x4000 7800	0x4000 7FFF	2 КБ	TCMA ядра 2
0x4000 8000	0x4000 9FFF	8 КБ	TCMB ядра 2
0x4000 A000	0x4000 A3FF	1 КБ	PIO, Software JTAG и Trace Select ядра 2
0x4000 A400	0x4000 A7FF	1 КБ	Блок обмена сообщениями

5 Назначение выводов и их описание

5.1 Схема расположения выводов

Микроконтроллер BE-U1000 выполнен в корпусе QFN-88 с контактной площадкой (exposed pad), расположенной с нижней стороны корпуса.

Вывод контактной площадки соединен с цепью VSS.

На следующем рисунке показано назначение выводов микроконтроллера BE-U1000.

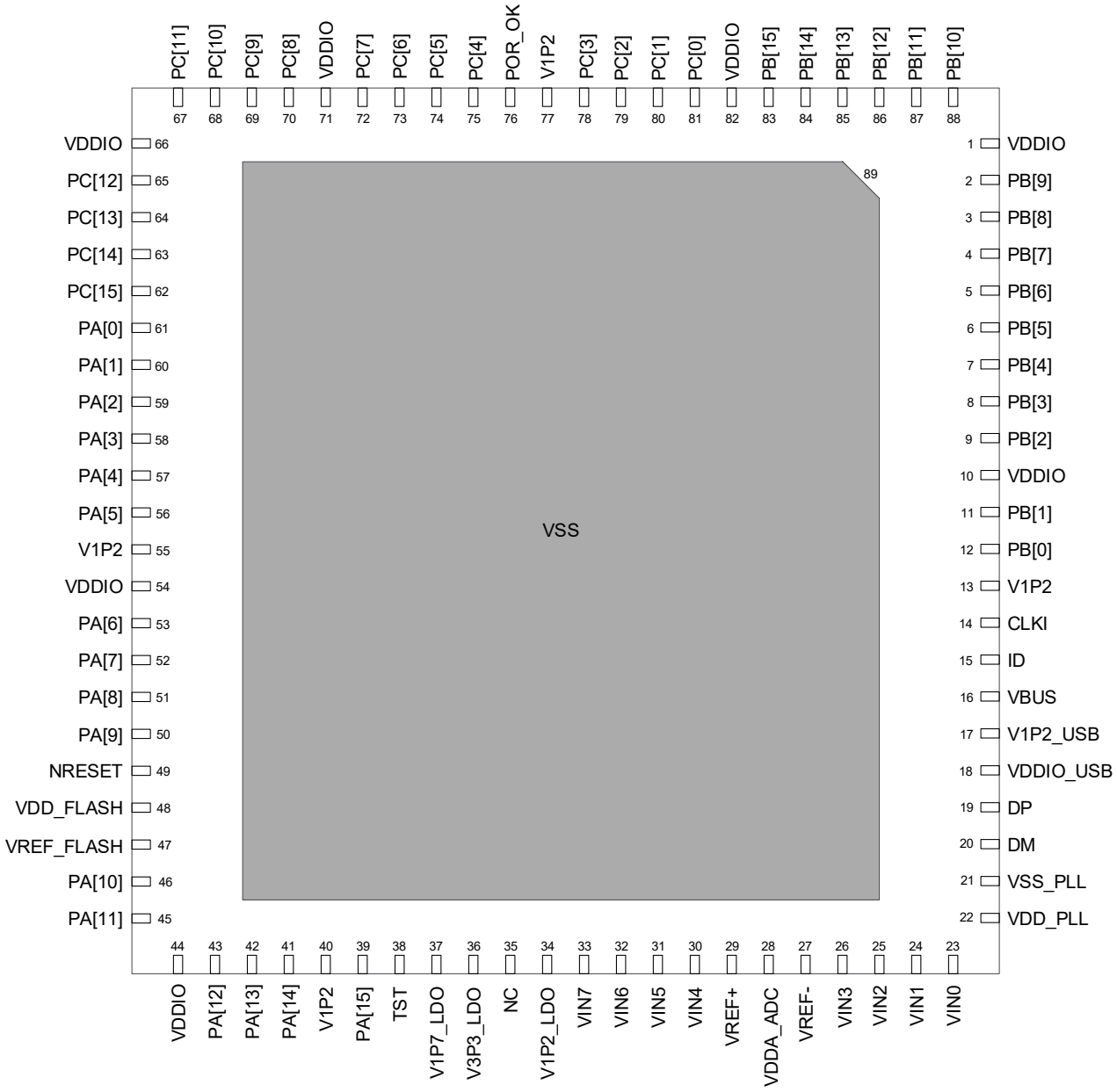


Рисунок 5-1 Назначение выводов микроконтроллера (вид снизу)

5.2 Описание выводов

В следующей таблице приведена легенда, которая будет использоваться в таблице «Описание выводов микроконтроллера».

Таблица 5-1 Используемые обозначения

Наименование	Обозначение	Описание
Тип вывода	AI	Аналоговый вход
	AO	Аналоговый выход
	I/O	Цифровой вход/выход с третьим состоянием
	Ipd	Цифровой вход с подтяжкой к земле
	Ipu	Цифровой вход с подтяжкой к питанию
	SI	Входное питание
	SO	Выходное питание
Описание	Описание вывода микроконтроллера	
Альтернативная функция (АФ)	Функция, назначаемая с помощью регистров CRU	
Дополнительная функция (ДФ)	Функция, доступная для чтения в регистре CRU	

Таблица 5-2 Описание выводов микроконтроллера

Номер вывода	Наименование вывода	Тип вывода	Описание	АФ	ДФ
1	VDDIO	SI	Напряжение питания ячеек ввода/вывода (3,3 В)	-	-
2	PB[9]	I/O	Вывод общего назначения порта PB	SPI3_SCK, I2C2_SDA, UART3_RX, PWMA1_CH0N, PWMA0_CH1P	-
3	PB[8]	I/O	Вывод общего назначения порта PB	SPI3_CSN, I2C2_SCL, UART3_TX, PWMA1_CH0P	-
4	PB[7]	I/O	Вывод общего назначения порта PB	UART3_RX, CAN1_RX, I2C2_SDA, PWMA1_INDX, PWMA1_ETR	-
5	PB[6]	I/O	Вывод общего назначения порта PB	UART3_TX, CAN1_TX, I2C2_SCL, PWMA1_QB, PWMG1_CH0	-
6	PB[5]	I/O	Вывод общего назначения порта PB	I2C2_SDA, QSPI1_CSN2, QSPI1_IO3, PWMA1_QA,	-

Номер вывода	Наименование вывода	Тип вывода	Описание	АФ	ДФ
				UART4_RX	
7	PB[4]	I/O	Вывод общего назначения порта PB	I2C2_SCL, QSPI1_CSN1, QSPI1_IO2, PIB_CLK, UART4_TX	-
8	PB[3]	I/O	Вывод общего назначения порта PB	SPI2_MOSI, QSPI1_MISO, QSPI1_IO1, PIB_D[3], UART3_RX	-
9	PB[2]	I/O	Вывод общего назначения порта PB	SPI2_MISO, QSPI1_MOSI, QSPI11_IO0, PIB_D[2], UART3_TX	-
10	VDDIO	SI	Напряжение питания ячеек ввода/вывода (3,3 В)	-	-
11	PB[1]	I/O	Вывод общего назначения порта PB	SPI2_SCK, QSPI1_SCK, PIB_D[1], I2C2_SDA	-
12	PB[0]	I/O	Вывод общего назначения порта PB	SPI2_CSN, QSPI1_CSN0, PIB_D[0], I2C2_SCL	-
13	V1P2	SI	Напряжение питания ядра (1,2 В)	-	-
14	CLKI	Ipd	Входной синхросигнал (25 МГц)	-	-
15	ID	AI	Вывод ID USB PHY	-	-
16	VBUS	AI	Вывод VBUS USB PHY	-	-
17	V1P2_USB	SI	Напряжение питания USB PHY (1,2 В)	-	-
18	VDDIO_USB	SI	Напряжение питания USB PHY (3,3 В)	-	-
19	DP	A	Сигнал положительной линии дифференциальной шины USB	-	-
20	DM	A	Сигнал отрицательной линии дифференциальной шины USB	-	-
21	VSS_PLL	SI	Контакт земли PLL	-	-
22	VDD_PLL	SI	Напряжение питания PLL	-	-

Номер вывода	Наименование вывода	Тип вывода	Описание	АФ	ДФ
			(1,2 В)		
23	VIN0	AI	Канал 0 АЦП	-	-
24	VIN1	AI	Канал 1 АЦП	-	-
25	VIN2	AI	Канал 2 АЦП	-	-
26	VIN3	AI	Канал 3 АЦП	-	-
27	VREF-	AI	Опорное напряжение АЦП нижнее	-	-
28	VDDA_ADC	SI	Напряжение питания АЦП (3,3 В)	-	-
29	VREF+	AI	Опорное напряжение АЦП верхнее	-	-
30	VIN4	AI	Канал 4 АЦП	-	-
31	VIN5	AI	Канал 5 АЦП	-	-
32	VIN6	AI	Канал 6 АЦП	-	-
33	VIN7	AI	Канал 7 АЦП	-	-
34	V1P2_LDO	SO	Выходное напряжение LDO_CORE (1,2 В)	-	-
35	NC	-	Не используется	-	-
36	V3P3_LDO	SI	Входное напряжения питания LDO_CORE, LDO_FLASH (3,3 В)	-	-
37	V1P7_LDO	SO	Выходное напряжение с LDO_FLASH (1,7 В)	-	-
38	TST	Ipd	Сигнал управления тестовым режимом Необходимо оставить неподключенным или подключить к «земле»	-	-
39	PA[15]	I/O	Вывод общего назначения порта PA	UART1_RX, I2C1_SDA, CAN0_RX, PWMG0_CH0, TIMER0_PWM3	-
40	V1P2	SI	Напряжение питания ядра (1,2 В)	-	-
41	PA[14]	I/O	Вывод общего назначения порта PA	UART1_TX, I2C1_SCL, CAN0_TX, PWMA0_BRK, TIMER0_PWM2	-
42	PA[13]	I/O	Вывод общего назначения порта PA	I2C1_SDA, UART2_RX, I2S0_SCLK,	-

Номер вывода	Наименование вывода	Тип вывода	Описание	АФ	ДФ
				PWMA0_CH2N, TIMER0_PWM1	
43	PA[12]	I/O	Вывод общего назначения порта PA	I2C1_SCL, UART2_TX, I2S0_WS, PWMA0_CH2P, TIMER0_PWM0	-
44	VDDIO	SI	Напряжение питания ячеек ввода/вывода (3,3 В)	-	-
45	PA[11]	I/O	Вывод общего назначения порта PA	SPI1_MISO, UART1_RX, I2S0_SDI, PWMA0_CH1N, PWMA0_CH3P	-
46	PA[10]	I/O	Вывод общего назначения порта PA	SPI1_MOSI, UART1_TX, I2S0_SDO, PWMA0_CH1P, PWMA0_CH2P	MODE[0]
47	VREF_FLASH	AI	Опорное напряжение питания eFlash (1 В)	-	-
48	VDD_FLASH	SI	Напряжение питания eFlash (1,7 В)	-	-
49	NRESET	Ipu	Сигнал аппаратного сброса микроконтроллера	-	-
50	PA[9]	I/O	Вывод общего назначения порта PA	SPI1_SCK, I2C0_SDA, UART0_RX, PWMA0_CH0N, PWMA0_CH1P	-
51	PA[8]	I/O	Вывод общего назначения порта PA	SPI1_CSN, I2C0_SCL, UART0_TX, PWMA0_CH0P	-
52	PA[7]	I/O	Вывод общего назначения порта PA	UART0_RX, CAN0_RX, I2C0_SDA, PWMA0_INDX, PWMA0_ETR	-
53	PA[6]	I/O	Вывод общего назначения порта PA	UART0_TX, CAN0_TX, I2C0_SCL, PWMA0_QB, PWMG0_CH0	-
54	VDDIO	SI	Напряжение питания ячеек	-	-

Номер вывода	Наименование вывода	Тип вывода	Описание	АФ	ДФ
			ввода/вывода (3,3 В)		
55	V1P2	SI	Напряжение питания ядра (1,2 В)	-	-
56	PA[5]	I/O	Вывод общего назначения порта PA	I2C0_SDA, QSPI0_CSN2, QSPI0_IO3, PWMA0_QA, UART1_RX	-
57	PA[4]	I/O	Вывод общего назначения порта PA	I2C0_SCL, QSPI0_CSN1, QSPI0_IO2, NTRST, UART1_TX	-
58	PA[3]	I/O	Вывод общего назначения порта PA	SPI0_MOSI, QSPI0_MISO, QSPI0_IO1, TDI, UART0_RX	-
59	PA[2]	I/O	Вывод общего назначения порта PA	SPI0_MISO, QSPI0_MOSI, QSPI0_IO0, TDO, UART0_TX	-
60	PA[1]	I/O	Вывод общего назначения порта PA	SPI0_SCK, QSPI0_SCK, TMS, I2C0_SDA	-
61	PA[0]	I/O	Вывод общего назначения порта PA	SPI0_CSN, QSPI0_CSN0, TCK, I2C0_SCL	-
62	PC[15]	I/O	Вывод общего назначения порта PC	PIO[15], PWMA2_INDX, PIB_CLK, PWMA3_CH0P, DRVVBUS	-
63	PC[14]	I/O	Вывод общего назначения порта PC	PIO[14], PWMA2_QB, PIB_D[3], TDI, PWMA3_CH0N	-
64	PC[13]	I/O	Вывод общего назначения порта PC	PIO[13], PWMA2_QA, PIB_D[2], TDO, PWMA3_CH1P	-
65	PC[12]	I/O	Вывод общего назначения порта PC	PIO[12], PWMA2_BRK, PIB_D[1], TMS, PWMA3_CH1N	-
66	VDDIO	SI	Напряжение питания ячеек	-	-

Номер вывода	Наименование вывода	Тип вывода	Описание	АФ	ДФ
			ввода/вывода (3,3 В)		
67	PC[11]	I/O	Вывод общего назначения порта PC	PIO[11], PWMA2_CH3P, PIB_D[0], TCK, PWMA3_CH2P	-
68	PC[10]	I/O	Вывод общего назначения порта PC	PIO[10], PWMA2_ETR, PWMA2_CH2N, PWMA3_CH2N, PWMA3_CH0P	-
69	PC[9]	I/O	Вывод общего назначения порта PC	PIO[9], UART6_RE, PWMA2_CH2P, UART7_RX, PWMA3_CH0N	-
70	PC[8]	I/O	Вывод общего назначения порта PC	PIO[8], UART6_DE, PWMA2_CH1N, UART7_TX, PWMA3_CH1P	DBG
71	VDDIO	SI	Напряжение питания ячеек ввода/вывода (3,3 В)	-	-
72	PC[7]	I/O	Вывод общего назначения порта PC	PIO[7], UART6_RX, PWMA2_CH1P, UART7_RE, PWMA3_CH1N	-
73	PC[6]	I/O	Вывод общего назначения порта PC	PIO[6], UART6_TX, PWMA2_CH0N, UART7_DE, PWMA3_CH2P	CLK_STRAP
74	PC[5]	I/O	Вывод общего назначения порта PC	PIO[5], PWMA2_CH2N, PWMA2_CH0P, PWMA3_ETR, PWMA3_CH2N	-
75	PC[4]	I/O	Вывод общего назначения порта PC	PIO[4], PWMA2_CH2P, PWMA3_CH3P, PIB_CLK, DRVVBUS	MODE[2]
76	POR_OK	Ipu	Разрешение использования внутреннего сигнала сброса по питанию*	-	-

Номер вывода	Наименование вывода	Тип вывода	Описание	АФ	ДФ
77	V1P2	SI	Напряжение питания ядра (1,2 В)	-	-
78	PC[3]	I/O	Вывод общего назначения порта PC	PIO[3], PWMA2_CH1N, PWMA3_BRK, PIB_D[3], TDI	-
79	PC[2]	I/O	Вывод общего назначения порта PC	PIO[2], PWMA2_CH1P, PWMA3_QA, PIB_D[2], TDO	-
80	PC[1]	I/O	Вывод общего назначения порта PC	PIO[1], PWMA2_CH0N, PWMA3_QB, PIB_D[1], TMS	-
81	PC[0]	I/O	Вывод общего назначения порта PC	PIO[0], PWMA2_CH0P, TCK, PIB_D[0], PWMA3_INDX	-
82	VDDIO	SI	Напряжение питания ячеек ввода/вывода (3,3 В)	-	-
83	PB[15]	I/O	Вывод общего назначения порта PB	UART4_RX, I2C3_SDA, CAN1_RX, PWMG1_CH0, TIMER1_PWM3	-
84	PB[14]	I/O	Вывод общего назначения порта PB	UART4_TX, I2C3_SCL, CAN1_TX, PWMA1_BRK, TIMER1_PWM2	-
85	PB[13]	I/O	Вывод общего назначения порта PB	I2C3_SDA, UART5_RX, I2S1_SCLK, PWMA1_CH2N, TIMER1_PWM1	-
86	PB[12]	I/O	Вывод общего назначения порта PB	I2C3_SCL, UART5_TX, I2S1_WS, PWMA1_CH2P, TIMER1_PWM0	-
87	PB[11]	I/O	Вывод общего назначения порта PB	SPI3_MISO, UART4_RX, I2S1_SDI, PWMA1_CH1N, PWMA1_CH3P	-

Номер вывода	Наименование вывода	Тип вывода	Описание	АФ	ДФ
88	PB[10]	I/O	Вывод общего назначения порта PB	SPI3_MOSI, UART4_TX, I2S1_SDO, PWMA1_CH1P, PWMA1_CH2P	MODE[1]
89	VSS	SI	Вывод земли контактной площадки	-	-



* Вывод POR_OK требуется оставлять неподключенным.

5.3 Альтернативные функции портов

В следующих таблицах показаны карты альтернативных функций портов ввода/вывода PA, PB и PC. В крайнем левом столбце показан номер вывода портов PA, PB и PC, в остальных – соответствующие ему альтернативные функции.

Таблица 5-3 Описание альтернативных функций порта PA

Порт		АФ 0	АФ 1	АФ 2	АФ 3	АФ 4	АФ 5
PA	0	GPIO 0	SPI0_CSN	QSPI0_CSN0	QSPI0_CSN0	TCK	I2C0_SCL
	1	GPIO 1	SPI0_SCK	QSPI0_SCK	QSPI0_SCK	TMS	I2C0_SDA
	2	GPIO 2	SPI0_MISO	QSPI0_MOSI	QSPI0_IO0	TDO	UART0_TX
	3	GPIO 3	SPI0_MOSI	QSPI0_MISO	QSPI0_IO1	TDI	UART0_RX
	4	GPIO 4	I2C0_SCL	QSPI0_CSN1	QSPI0_IO2	NTRST	UART1_TX
	5	GPIO 5	I2C0_SDA	QSPI0_CSN2	QSPI0_IO3	PWMA0_QA	UART1_RX
	6	GPIO 6	UART0_TX	CAN0_TX	I2C0_SCL	PWMA0_QB	PWMG0_CH0
	7	GPIO 7	UART0_RX	CAN0_RX	I2C0_SDA	PWMA0_INDX	PWMA0_ETR
	8	GPIO 8	SPI1_CSN	I2C0_SCL	UART0_TX	PWMA0_CH0P	PWMA0_CH0P
	9	GPIO 9	SPI1_SCK	I2C0_SDA	UART0_RX	PWMA0_CH0N	PWMA0_CH1P
	10	GPIO 10	SPI1_MOSI	UART1_TX	I2S0_SDO	PWMA0_CH1P	PWMA0_CH2P
	11	GPIO 11	SPI1_MISO	UART1_RX	I2S0_SDI	PWMA0_CH1N	PWMA0_CH3P
	12	GPIO 12	I2C1_SCL	UART2_TX	I2S0_WS	PWMA0_CH2P	TIMER0_PWM0
	13	GPIO 13	I2C1_SDA	UART2_RX	I2S0_SCLK	PWMA0_CH2N	TIMER0_PWM1
	14	GPIO 14	UART1_TX	I2C1_SCL	CAN0_TX	PWMA0_BRK	TIMER0_PWM2
	15	GPIO 15	UART1_RX	I2C1_SDA	CAN0_RX	PWMG0_CH0	TIMER0_PWM3

Таблица 5-4 Описание альтернативных функций порта PB

Порт		АФ 0	АФ 1	АФ 2	АФ 3	АФ 4	АФ 5
PB	0	GPIO 0	SPI2_CSN	QSPI1_CSN0	QSPI1_CSN0	PIB_D[0]	I2C2_SCL
	1	GPIO 1	SPI2_SCK	QSPI1_SCK	QSPI1_SCK	PIB_D[1]	I2C2_SDA
	2	GPIO 2	SPI2_MISO	QSPI1_MOSI	QSPI1_IO0	PIB_D[2]	UART3_TX
	3	GPIO 3	SPI2_MOSI	QSPI1_MISO	QSPI1_IO1	PIB_D[3]	UART3_RX
	4	GPIO 4	I2C2_SCL	QSPI1_CSN1	QSPI1_IO2	PIB_CLK	UART4_TX
	5	GPIO 5	I2C2_SDA	QSPI1_CSN2	QSPI1_IO3	PWMA1_QA	UART4_RX
	6	GPIO 6	UART3_TX	CAN1_TX	I2C2_SCL	PWMA1_QB	PWMG1_CH0
	7	GPIO 7	UART3_RX	CAN1_RX	I2C2_SDA	PWMA1_INDX	PWMA1_ETR
	8	GPIO 8	SPI3_CSN	I2C2_SCL	UART3_TX	PWMA1_CH0P	PWMA1_CH0P
	9	GPIO 9	SPI3_SCK	I2C2_SDA	UART3_RX	PWMA1_CH0N	PWMA1_CH1P
	10	GPIO 10	SPI3_MOSI	UART4_TX	I2S1_SDO	PWMA1_CH1P	PWMA1_CH2P
	11	GPIO 11	SPI3_MISO	UART4_RX	I2S1_SDI	PWMA1_CH1N	PWMA1_CH3P
	12	GPIO 12	I2C3_SCL	UART5_TX	I2S1_WS	PWMA1_CH2P	TIMER1_PWM0
	13	GPIO 13	I2C3_SDA	UART5_RX	I2S1_SCLK	PWMA1_CH2N	TIMER1_PWM1
	14	GPIO 14	UART4_TX	I2C3_SCL	CAN1_TX	PWMA1_BRK	TIMER1_PWM2
	15	GPIO 15	UART4_RX	I2C3_SDA	CAN1_RX	PWMG1_CH0	TIMER1_PWM3

Таблица 5-5 Описание альтернативных функций порта PC

Порт		АФ 0	АФ 1	АФ 2	АФ 3	АФ 4	АФ 5
PC	0	GPIO 0	PIO[0]	PWMA2_CH0P	TCK	PWMA3_INDX	PIB_D[0]
	1	GPIO 1	PIO[1]	PWMA2_CH0N	TMS	PWMA3_QB	PIB_D[1]
	2	GPIO 2	PIO[2]	PWMA2_CH1P	TDO	PWMA3_QA	PIB_D[2]
	3	GPIO 3	PIO[3]	PWMA2_CH1N	TDI	PWMA3_BRK	PIB_D[3]
	4	GPIO 4	PIO[4]	PWMA2_CH2P	DRVVBUS	PWMA3_CH3P	PIB_CLK
	5	GPIO 5	PIO[5]	PWMA2_CH2N	PWMA2_CH0P	PWMA3_ETR	PWMA3_CH2N
	6	GPIO 6	PIO[6]	UART6_TX	PWMA2_CH0N	UART7_DE	PWMA3_CH2P
	7	GPIO 7	PIO[7]	UART6_RX	PWMA2_CH1P	UART7_RE	PWMA3_CH1N
	8	GPIO 8	PIO[8]	UART6_DE	PWMA2_CH1N	UART7_TX	PWMA3_CH1P
	9	GPIO 9	PIO[9]	UART6_RE	PWMA2_CH2P	UART7_RX	PWMA3_CH0N
	10	GPIO 10	PIO[10]	PWMA2_ETR	PWMA2_CH2N	PWMA3_CH2N	PWMA3_CH0P
	11	GPIO 11	PIO[11]	PWMA2_CH3P	PIB_D[0]	PWMA3_CH2P	TCK
	12	GPIO 12	PIO[12]	PWMA2_BRK	PIB_D[1]	PWMA3_CH1N	TMS
	13	GPIO 13	PIO[13]	PWMA2_QA	PIB_D[2]	PWMA3_CH1P	TDO
	14	GPIO 14	PIO[14]	PWMA2_QB	PIB_D[3]	PWMA3_CH0N	TDI
	15	GPIO 15	PIO[15]	PWMA2_INDX	PIB_CLK	PWMA3_CH0P	DRVVBUS

6 Электрические характеристики

6.1 Схема питания

Микроконтроллер питается от источника питания с напряжением 3,3 В.

Напряжения для доменов питания 1,7 В и 1,2 В формируются внутренними LDO. Допускается подавать эти напряжения с внешних источников питания, установленных на плате.

Напряжение питания 1,0 В формируется с помощью делителя напряжения.

На следующем рисунке показана схема питания микроконтроллера BE-U1000 с использованием внутренних LDO.

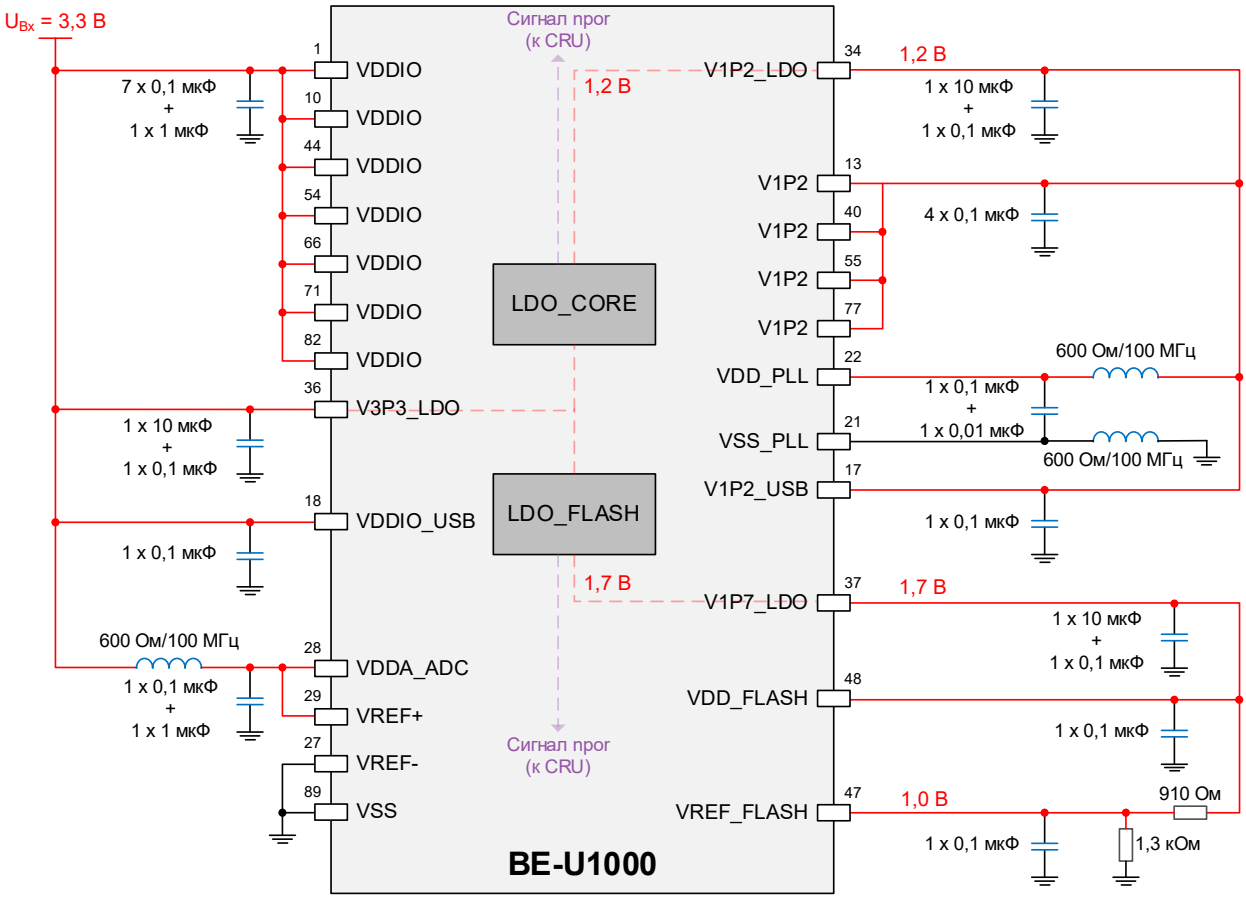


Рисунок 6-1 Схема питания микроконтроллера при использовании LDO

- Длительность фронта питания микроконтроллера при включении не должна превышать 10 мс.
- Конденсаторы должны располагаться на нижней стороне печатной платы как можно ближе к соответствующим контактам микроконтроллера.
- Конденсаторы номиналом 10 мкФ, устанавливаемые на выводы V1P2_LDO и V1P7_LDO, должны обладать ESR не более 0,1 Ом.

Во избежание некорректной работы микроконтроллера рекомендуется не уменьшать число фильтрующих элементов с целью снижения стоимости платы или уменьшения ее габаритных размеров.

6.2 Запуск микроконтроллера

Для корректного перевода микроконтроллера в рабочий режим при подаче питания выполните следующие действия:

1. Установите сигнал на выводе NRESET в состояние низкого логического уровня.
2. Подключите вывод PA[12] к общей шине GND.
3. Подайте напряжение 3,3 В в цепь питания микроконтроллера. После стабилизации питания установите сигнал на выводе TST в состояние высокого логического уровня.
4. Верните сигнал на выводе TST в состояние низкого логического уровня и отключите вывод PA[12] от общей шины GND.
5. Верните сигнал вывода NRESET в состояние высокого логического уровня.

Пример схемы для реализации указанной последовательности приведен на следующем рисунке.

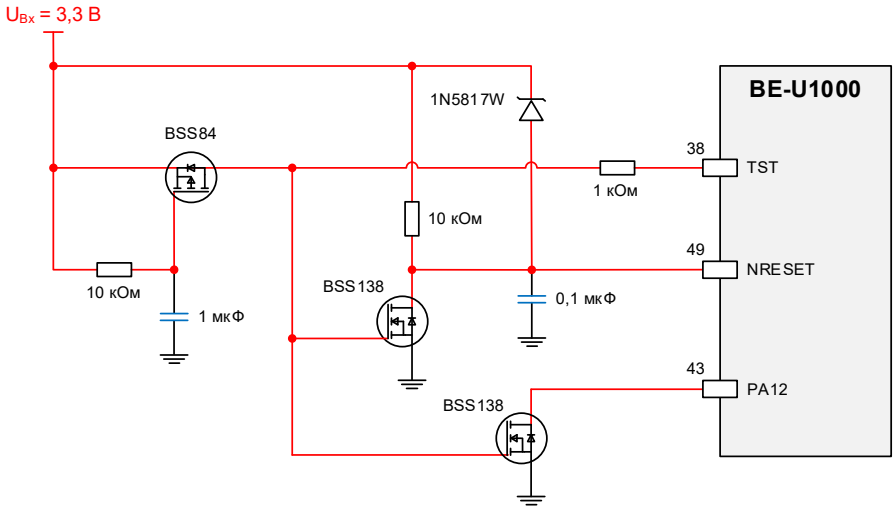


Рисунок 6-2 Пример схемы для запуска микроконтроллера

6.3 Абсолютные максимальные значения

Абсолютные максимальные значения определяют условия, за пределами которых эксплуатация микроконтроллера не допускается. В следующих таблицах приведены абсолютные максимальные значения напряжений, токов и температур микроконтроллера BE-U1000.

Выход за указанные значения может привести к необратимым повреждениям микроконтроллера.

Таблица 6-1 Абсолютные максимальные значения напряжений

Символ	Наименование параметра	Значение		Единица
		мин	макс	
$VDDIO_{AMAX}$	Абсолютное максимальное значение напряжения VDDIO	-0,3	3,9	В

Символ	Наименование параметра	Значение		Единица
		мин	макс	
$V3P3_LDO_{AMAX}$	Абсолютное максимальное значение напряжения V3P3_LDO	-0,3	3,9	В
$VDDIO_USB_{AMAX}$	Абсолютное максимальное значение напряжения VDDIO_USB	-0,3	3,9	В
$VDDA_ADC_{AMAX}$	Абсолютное максимальное значение напряжения VDDA_ADC	-0,3	3,9	В
$VREF+_{AMAX}$	Абсолютное максимальное значение напряжения VREF+	-0,3	3,9	В
$VREF-_{AMAX}$	Абсолютное максимальное значение напряжения VREF-	-0,3	3,9	В
$V1P2_{AMAX}$	Абсолютное максимальное значение напряжения V1P2	-0,3	1,32	В
$V1P2_USB_{AMAX}$	Абсолютное максимальное значение напряжения V1P2_USB	-0,3	1,32	В

Таблица 6-2 Абсолютные максимальные значения токов

Символ	Наименование параметра	Значение	Единица
$I_{V1P7_LDO\ AMAX}$	Абсолютное максимальное значение тока вывода V1P7_LDO	200	мА
$I_{V1P2_LDO\ AMAX}$	Абсолютное максимальное значение тока вывода V1P2_LDO	400	мА

Таблица 6-3 Абсолютные максимальные значения температур

Символ	Наименование параметра	Значение	Единица
$T_{STG\ AMAX}$	Максимально допустимый диапазон температуры хранения	От -60 до 150	°C
$T_{J\ AMAX}$	Максимально допустимая температура кристалла	125	°C

6.4 Основные рабочие параметры

В следующей таблице приведены основные рабочие параметры микроконтроллера BE-U1000.

Таблица 6-4 Основные рабочие параметры микроконтроллера BE-U1000

Символ	Наименование параметра	Условие измерения	Значение			Единица
			мин	ном	макс	
Входные напряжения питания						
VDDIO	Напряжение питания ячеек ввода/вывода		3,0	3,3	3,6	В
V3P3_LDO	Входное напряжение питания LDO_CORE, LDO_FLASH		3,0	3,3	3,6	В
VDDIO_USB	Напряжение питания USB PHY		3,0	3,3	3,6	В

Символ	Наименование параметра	Условие измерения	Значение			Единица
			мин	ном	макс	
VDDA_ADC	Напряжение питания АЦП		3,0	3,3	3,6	В
VREF+	Опорное напряжение АЦП верхнее		0		VDDA_ADC	В
VREF-	Опорное напряжение АЦП нижнее		0		VDDA_ADC	В
VDD_FLASH	Напряжение питания eFlash		1,6	1,7	1,8	В
V1P2	Напряжение питания ядра		1,15	1,2	1,32	В
V1P2_USB	Напряжение питания USB PHY		1,15	1,2	1,32	В
VDD_PLL	Напряжение питания PLL		1,1	1,2	1,3	В
VREF_FLASH	Опорное напряжение питания eFlash		0,96	1,0	1,04	В
Потребляемые токи						
$I_{VDDIO\ ст}$	Ток потребления статический для VDDIO	T = -40÷105 °C			15	мА
$I_{VDDIO\ дин}$	Ток потребления динамический для VDDIO	T = -40÷105 °C			250	мА
$I_{V1P2\ ст}$	Ток потребления статический для V1P2	T = -40÷105 °C			10	мА
$I_{V1P2\ дин}$	Ток потребления динамический для V1P2	T = -40÷105 °C			250	мА
Выходные параметры						
V1P7_LDO	Выходное напряжение с LDO_FLASH		1,62	1,7	1,79	В
V1P2_LDO	Выходное напряжение с LDO_CORE		1,14	1,2	1,26	В
I_{V1P7_LDO}	Выходной ток нагрузки с LDO_FLASH	V1P7_LDO = 1,7 В			200	мА
I_{V1P2_LDO}	Выходной ток нагрузки с LDO_CORE	V1P2_LDO = 1,2 В			400	мА
PSRR_V1P7	Коэффициент подавления помехи по питанию	F = 1 МГц		40		дБ
PSRR_V1P2	Коэффициент подавления помехи по питанию	F = 1 МГц		40		дБ
Временные характеристики						
F_{CLKI}	Частота внешнего сигнала синхронизации			25		МГц
F_G	Частота внутреннего генератора		12		32	МГц

Символ	Наименование параметра	Условие измерения	Значение			Единица
			мин	ном	макс	
F_{cclk}	Частота тактового сигнала домена ядер 0 и 1				200	МГц
F_{hclk}	Частота тактового сигнала домена High-Speed Peripherals				100	МГц
F_{pclk0}	Частота тактового сигнала домена Peripheral 0				100	МГц
F_{pclk1}	Частота тактового сигнала домена Peripheral 1				100	МГц
F_{pclk2}	Частота тактового сигнала домена Peripheral 2				100	МГц
$F_{CANx2CLK}$	Частота тактового сигнала домена блоков CAN (удвоенная)				200	МГц
F_{CANCLK}	Частота тактового сигнала домена блоков CAN				100	МГц
Температурные параметры						
T_A	Рабочая температура микросхемы		-40		105	°C
T_{STG}	Температура хранения		-40		125	°C
T_J	Рабочая температура кристалла		-40		125	°C

6.5 Параметры защиты от электростатического электричества

Для определения уровня электромагнитной совместимости микроконтроллера использовались следующие модели:

- Human Body Model (**HBM**);
- Charged Device Model (**CDM**).

В следующей таблице приведены максимальные значения напряжения электростатического разряда, полученные для приведенных выше моделей.

Таблица 6-5 Максимальные значения напряжения электростатического разряда

Символ	Наименование параметра	Условие	Класс	Максимальное значение напряжения	Единица
$V_{ESD(HBM)}$	Напряжение электростатического разряда	JEDEC JS-001-2014	2	2000	В
$V_{ESD(CDM)}$	Напряжение электростатического разряда	JEDEC JESD22-C101F	C2/C1	500	

6.6 Характеристики портов ввода/вывода

При запуске микроконтроллера выводы PA[15:8], PB[15:8], PC[15:0] по умолчанию сконфигурированы как входы GPIO.

Конфигурации выводов PA[7:0], PB[7:0] определяются в зависимости от используемого сценария начальной загрузки микроконтроллера и приведены в следующей таблице.

Таблица 6-6 Состояния портов PA, PB и PC после начальной загрузки

Номер порта	Сценарий загрузки				
	EFLASH	UART	QSPI	USB	JTAG EXT
PA[5:0]	IN Pull Down	IN Pull Down	IN Pull Down	IN Pull Down	IN Pull Down
PA[7:6]	АФ 1	АФ 1	IN Pull Down	IN Pull Down	IN Pull Down
PB[5:0]	IN Pull Down	АФ 2	АФ 2	АФ 2	IN Pull Down
PB[7:6]	IN Pull Down	IN_NOPULL	IN_NOPULL	IN_NOPULL	IN Pull Down
	UART MP	MULTI	USB CDC	JTAG INT	USB MP
PA[4:0]	IN Pull Down	АФ 4	IN Pull Down	IN Pull Down	IN Pull Down
PA[5]	IN Pull Down	IN Pull Down	IN Pull Down	IN Pull Down	IN Pull Down
PA[7:6]	АФ 1	АФ 1	АФ 1	IN Pull Down	IN Pull Down
PB[5:0]	АФ 2	АФ 2	IN Pull Down	IN Pull Down	АФ 2
PB[7:6]	IN_NOPULL	АФ 1	IN Pull Down	IN Pull Down	IN_NOPULL

Для того чтобы сконфигурировать выводы как GPIO, необходимо выбрать нужную альтернативную функцию в регистре CRU.

6.6.1 Требования к входным сигналам

В следующей таблице приведены требования к входным портам PA, PB и PC.

Таблица 6-7 Требования к входным портам PA, PB и PC

Символ	Условие	Наименование параметра	Значение			Единица
			мин	ном	макс	
V_{IL}		Входное напряжение низкого уровня	0		0,8	В
V_{IH}		Входное напряжение высокого уровня	2,0		3,6	В
I_I		Ток утечки	-10		10	мкА
R_{PU}		Сопротивление встроенного резистора подтяжки к питанию		41		кОм
R_{PD}		Сопротивление встроенного резистора подтяжки к «земле»		42		кОм

6.6.2 Параметры выходных сигналов

В следующей таблице приведены электрические характеристики выходных портов PA, PB и PC.

Таблица 6-8 Электрические характеристики выходных портов PA, PB и PC

Символ	Условие	Наименование параметра	Значение			Единица
			мин	ном	макс	
V_{OL}		Выходное напряжение низкого уровня	0		0,4	В
V_{OH}		Выходное напряжение высокого уровня	2,9		3,3	В
I_O	V_{OL} = 0,4 В V_{OH} = 2,9 В Driver strength = 0	Выходной ток		4,5		мА
	V_{OL} = 0,4 В V_{OH} = 2,9 В Driver strength = 1			9		мА
	V_{OL} = 0,4 В V_{OH} = 2,9 В Driver strength = 2			13,5		мА
	V_{OL} = 0,4 В V_{OH} = 2,9 В Driver strength = 3			18		мА
R_{PU}		Сопротивление встроенного резистора подтяжки к питанию		41		кОм
R_{PD}		Сопротивление встроенного резистора подтяжки к «земле»		42		кОм

6.7 Требования к сигналам выводов NRESET

Входной сигнал `nreset` осуществляет аппаратный сброс (активный уровень – низкий).



Необходимо обеспечить формирование активного сигнала `nreset` при снижении значения напряжений питания VDDIO и V3P3_LDO ниже 3,0 В во избежание необратимого повреждения микроконтроллера.

В следующей таблице приведены требования к сигналам `nreset`.

Таблица 6-9 Требования к сигналу выводов NRESET

Символ	Условие	Наименование параметра	Значение			Единица
			мин	ном	макс	
V_{IL}	Для каждого сигнала	Входное напряжение низкого уровня	0		0,8	В
V_{IH}		Входное напряжение высокого уровня	2,0		3,6	В
I_I		Ток утечки	-10		10	мкА

6.8 Характеристики внешнего источника опорной частоты

Требования к характеристикам внешнего источника опорной частоты, подключаемого к микроконтроллеру, приведены в следующей таблице.

Таблица 6-10 Требования к характеристикам внешнего источника опорной частоты

Наименование параметра	Условие	Значение			Единица
		мин	ном	макс	
Рабочая частота			25		МГц
Коэффициент заполнения		45		55	%
Входное напряжение низкого уровня		0		0,8	В
Входное напряжение высокого уровня		2,0		3,6	В

6.9 Характеристики PLL

В следующей таблице приведены основные характеристики модуля PLL, используемого в микроконтроллере.

Таблица 6-11 Характеристики PLL

Наименование параметра	Условие	Значение			Единица
		мин	ном	макс	
Частота VCO		260		1300	МГц
Частота фазового детектора		10,2		1300	МГц
Выходная частота PLL		16,2		1300	МГц
Длительность импульса сброса		5			мкс

6.10 Характеристики eFlash памяти

Устройства поставляются Заказчику со стертой eFlash (0xFFFF).

В следующей таблице приведены электрические характеристики eFlash.

Таблица 6-12 Электрические характеристики eFlash (при T = 25 °C)

Символ	Условие	Наименование параметра	Значение			Единица
			мин	ном	макс	
I_{READ}	VDD_FLASH = 1,7 В	Потребляемый ток в режиме «чтение»		0,1		мА
I_{PROG}	VDD_FLASH = 1,7 В	Потребляемый ток в режиме «программирование»		0,69		мА
I_{ERASE}	VDD_FLASH = 1,7 В	Потребляемый ток в режиме «стирание»		0,45		мА
I_{SB}	VDD_FLASH = 1,7 В	Потребляемый ток в режиме «ожидание»		97		мкА
$I_{VREF_FLASH\ leak}$		Ток утечки VREF_FLASH	-10		10	мкА

- Подробное описание временных параметров циклов «чтение/программирование/стирание» и установки конфигурационных регистров приведено в документе ***BE-U1000 Reference Manual***.

- Параметр $I_{VREF_FLASH\ leak}$ подлежит уточнению.

6.11 Характеристики коммуникационных интерфейсов

6.11.1 Характеристики I²C

В следующих таблицах приведены характеристики I²C для различных режимов работы.

Таблица 6-13 Характеристики I²C для одиночного и быстрых режимов

Символ	Наименование параметра	Условие	Одиночный режим		Быстрый режим		Быстрый+ режим		Единица
			мин	макс	мин	макс	мин	макс	
F_{SCL}	Частота SCL		0	100	0	400	0	1000	кГц
C_b	Емкостная нагрузка	На каждую линию	-	400	-	400	-	550	пФ

Таблица 6-14 Характеристики I²C для высокоскоростного режима

Символ	Наименование параметра	Условие	$C_{b\ max}$ = 100 пФ		$C_{b\ max}$ = 400 пФ		Единица
			мин	макс	мин	макс	
F_{SCL}	Частота SCL		0	3,4	0	1,7	МГц
C_b	Емкостная нагрузка	На каждую линию		100		400	пФ

6.11.2 Характеристики USB 2.0 OTG

В следующей таблице приведены электрические характеристики USB 2.0 OTG.

Таблица 6-15 Электрические характеристики USB 2.0 OTG

Символ	Условие	Наименование параметра	Значение			Единица
			мин	ном	макс	
$I_{ID\ leak}$	В состоянии «выключено»	Ток утечки ID	-10		10	мкА
$I_{VBUS\ leak}$	За исключением состояния «discharge»	Ток утечки VBUS	-10		10	мкА
Потребление тока в режиме HS (VDDIO_USB = 3,3 В, V1P2_USB = 1,2 В, T = 25 °C)						
I_{V1P2_USB}	При передаче данных	Ток потребления по напряжению V1P2_USB		28		мА
I_{V1P2_USB}	При приеме данных			9		мА
I_{VDDIO_USB}	При передаче данных	Ток потребления по напряжению VDDIO_USB		2		мА
I_{VDDIO_USB}	При приеме данных			2,5		мА
Потребление тока в режиме FS (VDDIO_USB = 3,3 В, V1P2_USB = 1,2 В, T = 25 °C)						
I_{V1P2_USB}	При передаче данных	Ток потребления по напряжению V1P2_USB		4		мА
I_{V1P2_USB}	При приеме данных			4		мА
I_{VDDIO_USB}	При передаче данных	Ток потребления по напряжению VDDIO_USB		7		мА
I_{VDDIO_USB}	При приеме данных			1,5		мА

Параметры $I_{ID\ leak}$ и $I_{VBUS\ leak}$ подлежат уточнению.

6.11.3 Характеристики АЦП

В следующей таблице приведены характеристики АЦП.

Таблица 6-16 Характеристики АЦП

Символ	Условие	Наименование параметра	Значение			Единица
			мин	ном	макс	
I_{VDDA_ADC}	VDDA_ADC = 3,3 В V1P2 = 1,2 В T = 25 °C	Ток потребления АЦП по напряжению VDDA_ADC		1,4		мА
I_{V1P2}		Ток потребления АЦП по напряжению V1P2		40		мкА
I_{PD}		Ток, потребляемый в неактивном режиме			1	мкА
$I_{Vin\ leak}$		Ток утечки Vin	-10		10	мкА
$I_{VREF-\ leak}$		Ток утечки VREF-	-10		10	мкА
$I_{VREF+\ leak}$		Ток утечки VREF+	-10		10	мкА
V_{IN}	VDDA_ADC = 3,3 В V1P2 = 1,2 В T = 25 °C F_{in} = 50 кГц/1 МГц	Входное напряжение выводов VIN[7:0] АЦП	VREF-		VREF+	В
SNDR		Отношение сигнал/шум и искажения		64,7		дБ
THD		Коэффициент гармонических искажений		-72,6		дБ
ENOB		Эффективное число битов	9,5	10,5		бит
INL		Интегральная нелинейность		±2		младший значащий бит
DNL		Дифференциальная нелинейность		±1		младший значащий бит
E_{OS}		Погрешность смещения		±4		младший значащий бит
C_{in}		Входная емкость			30	пФ
R_{in}		Входное сопротивление		300		Ом

Параметры $I_{Vin\ leak}$, $I_{VREF-\ leak}$ и $I_{VREF+\ leak}$ подлежат уточнению.

На следующем рисунке показана эквивалентная схема вывода Vin АЦП.

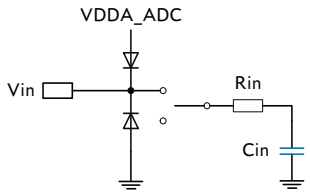


Рисунок 6-3 Эквивалентная схема вывода Vin АЦП

АЦП может быть программно сконфигурирован для измерения внутренней температуры микроконтроллера. Подробное описание работы приведено в ***BE-U1000 Reference Manual***.

7 Корпус

7.1 Маркировка

Внешний вид маркировки на верхней крышке корпуса микроконтроллера BE-U1000 показан на следующем рисунке.

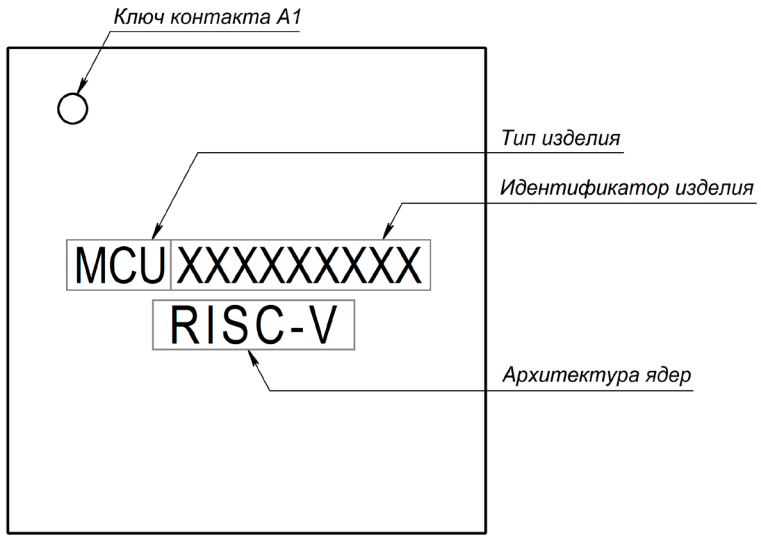


Рисунок 7-1 Внешний вид маркировки микроконтроллера

7.2 Габаритные размеры

Микроконтроллер BE-U1000 выполнен в корпусе QFN-88, габаритные размеры которого показаны на следующих рисунках.

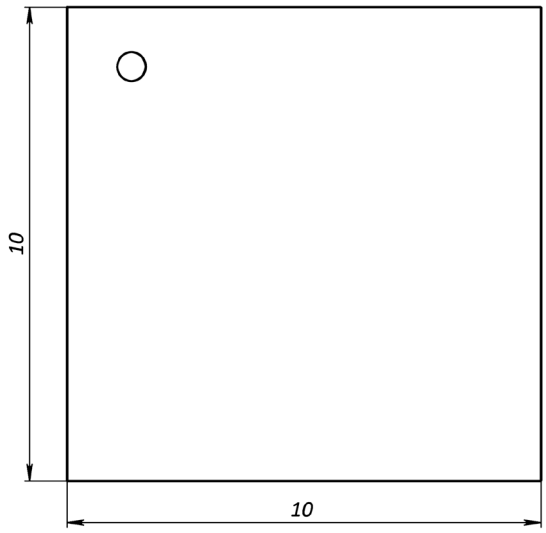


Рисунок 7-2 Габаритные размеры корпуса микроконтроллера (вид сверху)

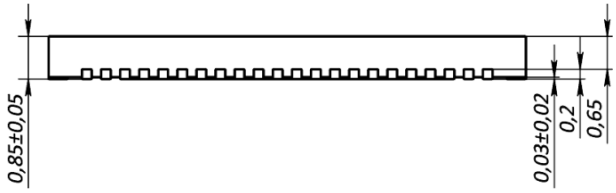


Рисунок 7-3 Габаритные размеры корпуса микроконтроллера (вид сбоку)

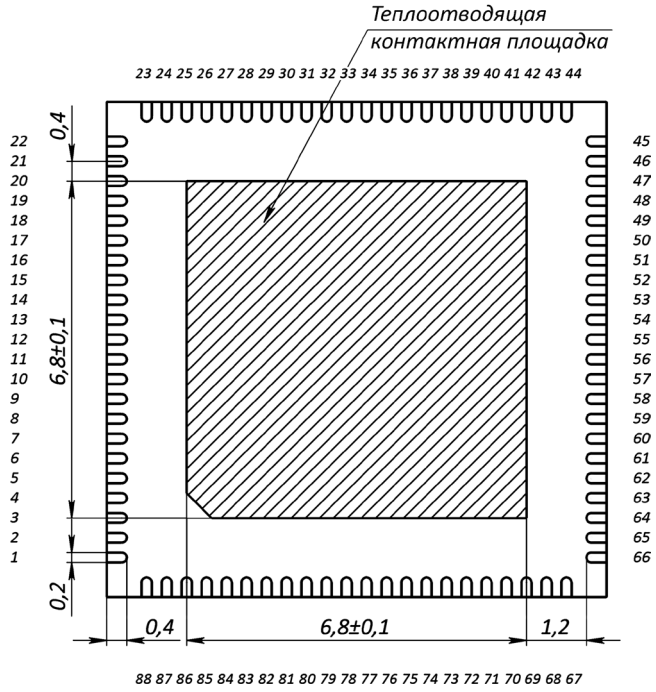


Рисунок 7-4 Габаритные размеры корпуса микроконтроллера (вид снизу)

7.3 Посадочное место

Посадочное место микроконтроллера представляет собой комплект конструктивных элементов печатной платы, предназначенный для его монтажа (см. рисунок ниже).

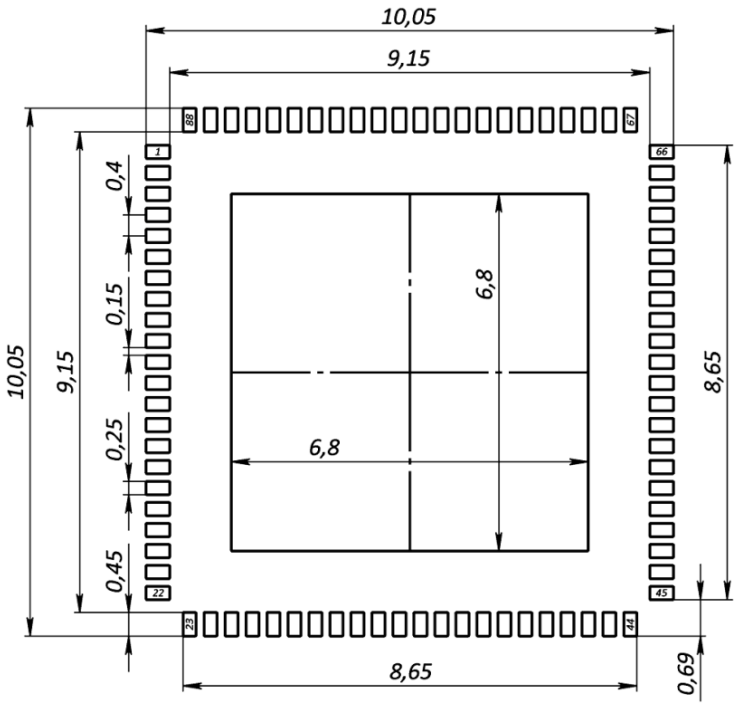


Рисунок 7-5 Рекомендуемое посадочное место микроконтроллера

7.4 Профиль пайки

Рекомендуется использовать бессвинцовый припой марки SAC305.

Профиль пайки и соответствующие температуры приведены в следующей таблице и на следующем рисунке.

Допускается использование припоя Sn63Pb37, профиль пайки которого предоставляется по запросу в службу поддержки АО «Байкал Электроникс».

Таблица 7-1 Параметры профиля пайки для припоя SAC305

Символ	Наименование параметра	Значение	Единица
	Предварительный нагрев		
$T_{PH\ min}$	Минимальная температура	150	°C
$T_{PH\ max}$	Максимальная температура	200	°C
t_{PH}	Длительность предварительного нагрева	60-180	с
	Оплавление (пайка)		
T_L	Температура плавления	217	°C
t_L	Длительность плавления	60-150	с
	Максимальная скорость роста на участке $T_{PH\ max}$-T_L	3	°C/с
T_P	Пиковая температура	255-260	°C
t_P	Длительность удержания пиковой температуры	20-40	с
$t_{25\text{-}Tp}$	Максимальное время выхода на пиковую температуру	480	с
	Максимальная скорость роста на участке T_L-T_P	3	°C/с
	Охлаждение		
	Максимальная скорость спада	6	°C/с

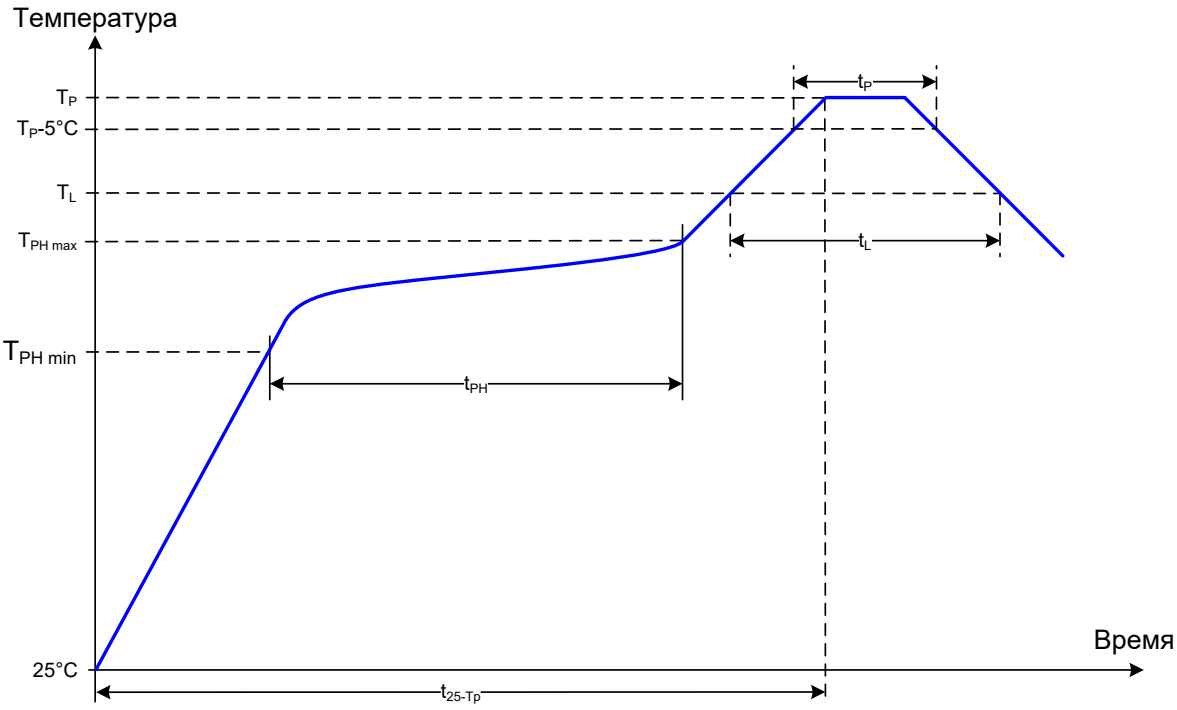


Рисунок 7-6 Профиль пайки микроконтроллера

7.5 Тепловые характеристики

В следующей таблице приведены тепловые характеристики корпуса микроконтроллера.

Таблица 7-2 Тепловые характеристики корпуса микроконтроллера

Символ	Наименование параметра	Значение	Единица
$R_{\Theta JA}$	Тепловое сопротивление «переход-окружающая среда»	19,19	°C/Вт
$R_{\Theta JC(top)}$	Тепловое сопротивление «переход-корпус» (верх)	11,1	
$R_{\Theta JC(bot)}$	Тепловое сопротивление «переход-корпус» (низ)	1	
$R_{\Theta JB}$	Тепловое сопротивление «переход-плата»	8,54	
Ψ_{JT}	Тепловая характеристика «переход-верхняя часть корпуса»	0,26	
Ψ_{JB}	Тепловая характеристика «переход-плата»	6,77	

8 Упаковка

Микроконтроллеры BE-U1000 упаковываются в пластиковые контейнеры QFNTRAY10mm-8x21, внешний вид которых показан на следующем рисунке.

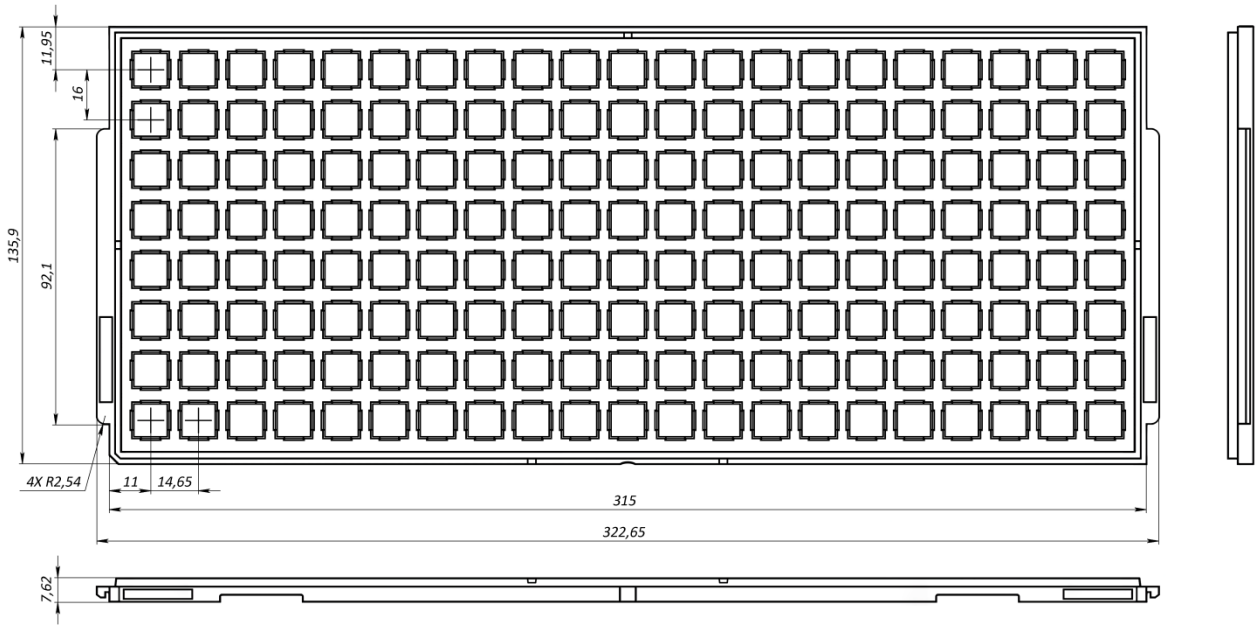


Рисунок 8-1 Внешний вид пластикового контейнера для микроконтроллеров

В одном пластиковом контейнере может находиться до 168 микроконтроллеров BE-U1000.

Пластиковые контейнеры размещаются в антистатические пакеты, помещаемые в картонную тарную коробку. При размещении нескольких (до 10) пластиковых контейнеров внутри пакета, они отделяются друг от друга защитными антистатическими пластинами.

В антистатический пакет вкладывается влагопоглощающее вещество (силикагель), обеспечивающее необходимую относительную влажность воздуха внутри.

На антистатический пакет наносится этикетка, содержащая следующую информацию:

- тип микроконтроллера;
- номер партии;
- дата производства;
- количество изделий.

Свободное пространство внутри картонной коробки заполняется мягким уплотнительным материалом.

9 Поддержка

9.1 Техническая документация

Дополнительные документы и материалы по микроконтроллеру BE-U1000 доступны на портале mcu.baikalelectronics.ru.

9.2 Baikal RISC-V SDK

Baikal RISC-V SDK (Software Development Kit) обеспечивает программную поддержку микроконтроллера.

SDK включает следующие компоненты:

- toolchain на основе GCC и OpenOCD;
- основные драйверы периферии: CRU, GPIO, (Q)SPI, eFlash, UART, Timer+PWM, I^2C, ADC, USB device;
- примеры применения драйверов;
- примеры прошивки для плат EVU-BA и EVU-LI;
- прочие драйвера периферии: USB-host, CAN FD, I^2S, DMA;
- операционная система реального времени;
- шаблоны проектов для поддержки в средах разработки IDE.

SDK для ОС Linux и Windows доступны на портале mcu.baikalelectronics.ru.

9.3 Отладочные платы

На базе микроконтроллера BE-U1000 разработаны следующие отладочные платы:

- компактная отладочная плата (EVU-LI);
- отладочная плата с полным функционалом (EVU-BA).

На следующих рисунках показаны 3D модели разработанных плат.

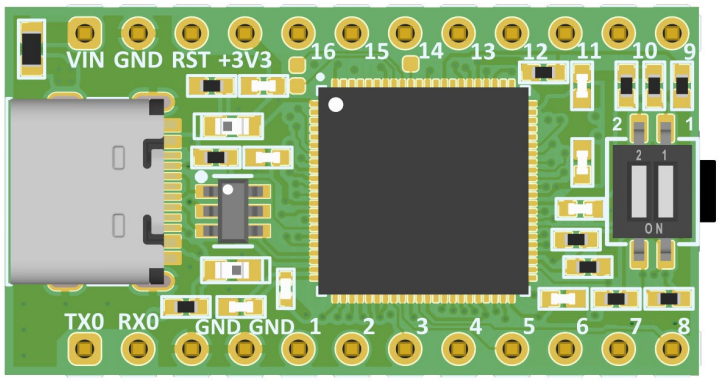


Рисунок 9-1 3D модель платы EVU-LI

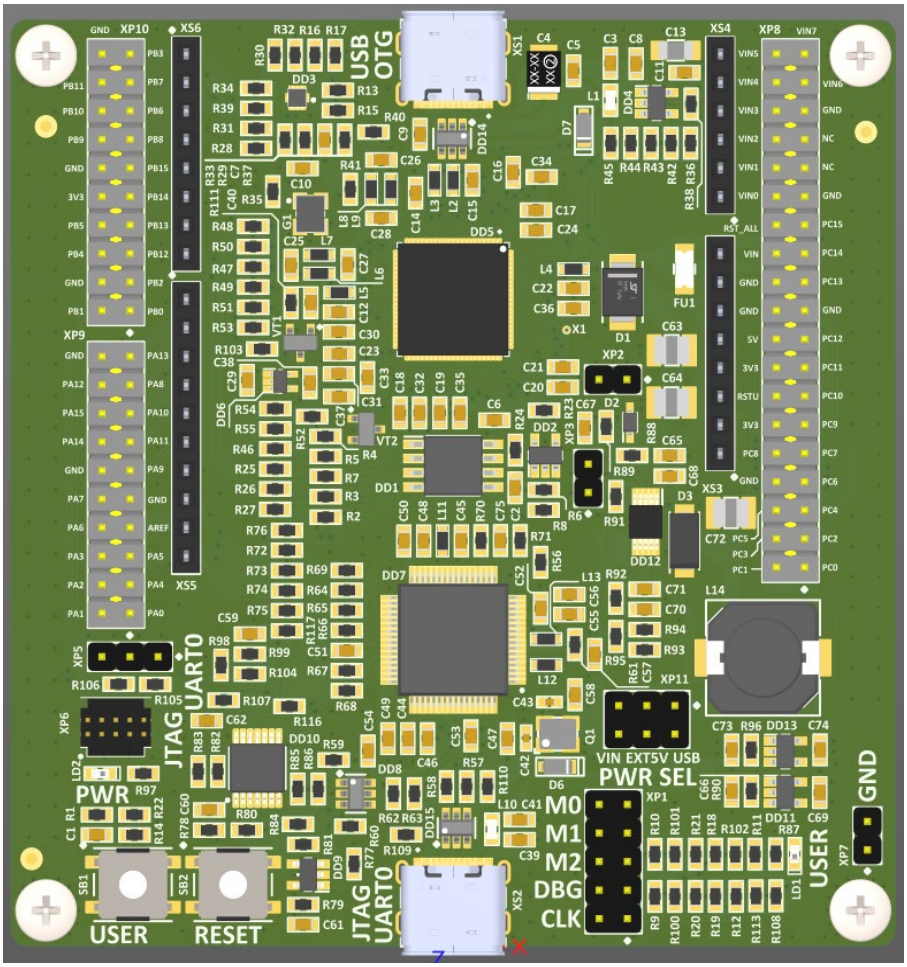


Рисунок 9-2 3D модель платы EVU-BA

Техническая документация, проекты отладочных плат и плат расширения доступны на портале mcu.baikalelectronics.ru.

Лист регистрации изменений

Версия	Дата	Описание
1.6.0	02.02.2026	Начальная версия документа.
1.6.1	17.02.2026	Незначительные изменения.
1.6.2	03.03.2026	Добавлен раздел 6.2.
1.6.3	10.03.2026	В раздел 3.1.3 внесена информация о необходимости подключения к выводу NTRST резистора подтяжки к питанию.
1.6.4	18.03.2026	Актуализирован раздел 8.
1.6.5	29.04.2026	В разделах 2 и 3 уточнена информация об общем объеме оперативной памяти и допустимых объемах подключаемой внешней прямо адресуемой памяти.
1.6.6	27.05.2026	В подразделе 3.6.3 указана частота сигнала синхронизации SPI.
1.6.7	09.06.2026	Актуализирован раздел 9.
1.6.8	06.07.2026	В разделах 2 и 6.4 уточнена информация о рабочей температуре кристалла.
1.6.9	03.09.2026	Уточнение терминов и формулировок.
1.7	10.09.2029	Удалено дублирование альтернативных функций в таблице 5-2. Исправлены названия альтернативных функций в таблицах 5-3, 5-4, 5-5.
1.8	23.09.2026	В подразделе 3.9.4 уточнена формулировка: «общий сброс» заменен на «сброс ядер».

Контактные данные

Baikal Electronics
www.baikalelectronics.ru

Главный офис
www.baikalelectronics.ru/contacts

Почта
info@baikalelectronics.ru

Телефон
+7 495 221-39-47